



(12) 发明专利申请

(10) 申请公布号 CN 104871231 A

(43) 申请公布日 2015. 08. 26

(21) 申请号 201380064372. 4

(51) Int. Cl.

(22) 申请日 2013. 12. 03

G09F 9/30(2006. 01)

(30) 优先权数据

13/710, 443 2012. 12. 10 US

13/842, 793 2013. 03. 15 US

(85) PCT国际申请进入国家阶段日

2015. 06. 09

(86) PCT国际申请的申请数据

PCT/US2013/072916 2013. 12. 03

(87) PCT国际申请的公布数据

W02014/093065 EN 2014. 06. 19

(71) 申请人 勒克斯维科技公司

地址 美国加利福尼亚州

(72) 发明人 K·V·萨卡里亚 A·比布尔

胡馨华

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

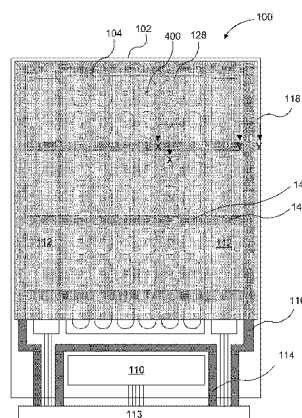
权利要求书2页 说明书14页 附图25页

(54) 发明名称

具有接地联结线的有源矩阵显示面板

(57) 摘要

本发明描述了一种显示面板和一种形成该显示面板的方法。该显示面板可包括具有像素区域和非像素区域的薄膜晶体管衬底。该显示区域包括隔堤开口阵列和该隔堤开口阵列内的底部电极阵列。接地线位于非像素区域中,并且接地联结线阵列在像素区域中的隔堤开口之间延伸并电连接到非像素区域中的接地线。



1. 一种显示面板,包括:

薄膜晶体管 (TFT) 衬底,所述 TFT 衬底包括像素区域和非像素区域,其中所述像素区域包括隔堤开口阵列和所述隔堤开口阵列内的底部电极阵列;

所述非像素区域中的接地线;和

在所述像素区域中的所述隔堤开口之间延伸并电连接到所述非像素区域中的所述接地线的接地联结线阵列。

2. 根据权利要求 1 所述的显示面板,其中所述非像素区域围绕所述像素区域。

3. 根据权利要求 2 所述的显示面板,其中所述接地线是围绕所述像素区域的所述非像素区域中的接地环。

4. 根据权利要求 3 所述的显示面板,其中所述接地联结线阵列在所述像素区域的相对侧电连接到所述接地环。

5. 根据权利要求 1 所述的显示面板,其中所述底部电极阵列形成在所述对应的隔堤开口阵列的侧壁上。

6. 根据权利要求 5 所述的显示面板,其中所述底部电极对可见波长范围是反射性的。

7. 根据权利要求 6 所述的显示面板,还包括每个隔堤开口内的所述底部电极上的焊接材料柱。

8. 根据权利要求 1 所述的显示面板,还包括覆盖所述底部电极阵列的图案化绝缘体层、以及所述图案化绝缘体层中的使所述底部电极阵列暴露的开口阵列。

9. 根据权利要求 8 所述的显示面板,其中所述图案化绝缘体层覆盖所述底部电极阵列的边缘。

10. 根据权利要求 8 所述的显示面板,还包括所述绝缘体层中的使所述接地联结线阵列暴露的开口阵列。

11. 根据权利要求 1 所述的显示面板,还包括所述对应的隔堤开口阵列内的所述底部电极阵列上的微型 LED 器件阵列。

12. 根据权利要求 11 所述的显示面板,其中所述微型 LED 器件是竖直的微型 LED 器件。

13. 根据权利要求 11 所述的显示面板,其中所述微型 LED 器件各自具有 $1\ \mu\text{m} - 100\ \mu\text{m}$ 的最大宽度。

14. 根据权利要求 11 所述的显示面板,还包括跨越所述微型 LED 器件阵列的侧壁的透明钝化层,其中所述透明钝化层不完全覆盖每个微型 LED 器件的顶部导电触点。

15. 根据权利要求 11 所述的显示面板,还包括位于所述微型 LED 器件阵列和所述接地联结线阵列上方并与所述微型 LED 器件阵列和所述接地联结线阵列电接触的顶部电极层阵列。

16. 根据权利要求 15 所述的显示面板,其中每个顶部电极层将多个微型 LED 器件电连接到单个接地联结线。

17. 根据权利要求 15 所述的显示面板,其中所述顶部电极层阵列由透明或半透明材料形成。

18. 根据权利要求 15 所述的显示面板,其中所述顶部电极层阵列包括选自 PEDOT 和 ITO 组成的组的材料。

19. 根据权利要求 14 所述的显示面板,还包括位于所述微型 LED 器件阵列和所述接地

联结线阵列上方并通过所述接地联结线阵列上方的开口阵列与所述微型 LED 器件阵列和所述接地联结线阵列电接触的顶部电极层。

20. 一种形成显示面板的方法,包括:

将微型 LED 器件阵列从承载衬底转移到背板,所述背板包括:

薄膜晶体管 (TFT) 衬底,所述 TFT 衬底包括像素区域和非像素区域,其中所述像素区域包括隔堤开口阵列和所述隔堤开口阵列内的底部电极阵列;

所述非像素区域中的接地线;和

在所述像素区域中的所述隔堤开口之间延伸并电连接到所述非像素区域中的所述接地线的接地联结线阵列;

将所述微型 LED 器件阵列键合到所述底部电极阵列;以及

形成与所述微型 LED 器件中的至少一个微型 LED 器件和所述接地联结线中的至少一个接地联结线电接触的顶部电极层。

21. 根据权利要求 20 所述的方法,其中形成所述顶部电极包括在所述微型 LED 器件阵列中的所有微型 LED 器件上方沉积顶部电极层。

22. 根据权利要求 20 所述的方法,其中所述顶部电极层跨越多个微型 LED 器件。

23. 根据权利要求 20 所述的方法,其中形成所述顶部电极层包括喷墨印刷或丝网印刷。

24. 根据权利要求 23 所述的方法,还包括对多个独立的顶部电极层进行喷墨印刷或丝网印刷,每个独立的顶部电极层跨越所述微型 LED 器件中的至少一个微型 LED 器件和所述接地联结线中的至少一个接地联结线。

25. 根据权利要求 23 所述的方法,其中跨越所述微型 LED 器件中的至少一个微型 LED 器件和所述接地联结线中的至少一个接地联结线的每个独立的顶部电极层形成在所述接地联结线中的所述至少一个接地联结线上方的开口内。

26. 根据权利要求 20 所述的方法,其中转移所述微型 LED 器件阵列包括利用静电转移头阵列来转移所述微型 LED 器件阵列。

27. 根据权利要求 20 所述的方法,其中将所述微型 LED 器件阵列键合到所述底部电极阵列包括形成金属间化合物。

28. 根据权利要求 20 所述的方法,其中将所述微型 LED 器件阵列键合到所述底部电极阵列包括使形成在所述底部电极阵列上的键合层阵列液化。

29. 根据权利要求 28 所述的方法,其中键合所述微型 LED 器件阵列包括将热能从静电转移头阵列转移到形成在所述底部电极阵列上的所述键合层阵列。

具有接地联结线的有源矩阵显示面板

[0001] 相关专利申请

[0002] 本专利申请是于 2012 年 12 月 10 日提交的美国专利申请 No. 13/710,443 的部分继续申请,该专利申请以引用方式并入本文。

技术领域

[0003] 本发明的实施例涉及显示系统。更具体地,本发明的实施例涉及有源矩阵显示面板的接地结构。

背景技术

[0004] 平板显示器在大量电子设备中越来越流行。平板显示器的常见类型包括有源矩阵显示器和无源矩阵显示器。有源矩阵显示面板中的每个像素由活动的驱动电路来驱动,而无源矩阵显示面板中的每个像素不使用此类驱动电路。高分辨率彩色显示面板诸如现代计算机显示器、智能电话和电视机通常使用有源矩阵显示面板结构以获得更好的图像质量。

[0005] 正在寻求商业应用的一种类型的显示面板是有源矩阵有机发光二极管 (AMOLED) 显示面板。图 1 是示出顶部发光 AMOLED 显示面板的顶视图。图 2 是示出图 1 的沿像素区域 104 中的线 X-X 和横穿非像素区域中的接地环 116 的线 Y-Y 截取的横截面侧视图。图 1-2 中的所示 AMOLED 显示面板 100 通常包括支撑像素区域 104 和像素区域 102 外的非像素区域的薄膜晶体管 (TFT) 衬底 102。TFT 衬底 102 也被称为背板。已被进一步处理以附加包括像素区域和非像素区域的 TFT 衬底也常被称为背板。在 AMOLED 中使用的两种主要的 TFT 衬底技术包括多晶硅 (poly-Si) 和非晶硅 (a-Si)。这些技术提供了在低温 (低于 200°C) 的情况下将有源矩阵背板直接制造到柔性塑性衬底上以用于制备柔性 AMOLED 显示器的可能性。像素区域 104 通常包括布置成矩阵形式的像素 106 和子像素 108、以及连接到每个子像素以用于驱动和切换子像素的一组 TFT 和电容器。非像素区域通常包括连接到每个子像素的数据线以使得数据信号 (Vdata) 能够被传输到子像素的数据驱动器电路 110、连接到子像素的扫描线以使得扫描信号 (Vscan) 能够被传输到子像素的扫描驱动器电路 112、将功率信号 (Vdd) 传输到 TFT 的电源线路 114、和将接地信号 (Vss) 传输到子像素阵列的接地环 116。如图所示,数据驱动器电路、扫描驱动器电路、电源线路、和接地环都连接到柔性电路板 (FCB) 113,该柔性电路板包括用于向电源线路 114 供应电力的电源以及电连接到接地环 116 的电源接地线。

[0006] 在示例性 AMOLED 背板配置中,有机薄膜 120 和顶部电极 118 被沉积在像素区域 104 中的每个子像素 108 上方。有机薄膜 120 可包括多个层,诸如空穴注入层、空穴传输层、发光层、电子传输层、和电子注入层。有机薄膜 120 的该多个层通常形成在整个像素区域 104 上方,然而,发光层常借助于阴影掩模而只沉积在子像素开口 127 内以及与用于子像素 108 的阵列的发射区域对应的底部电极层 124 上。顶部电极层 118 然后在像素区域 104 内并且也在非像素区域内被沉积在有机薄膜上方,使得顶部电极 118 层与接地环 116 重叠以便将接地信号转移到子像素阵列。这样,在统一的接地信号被供应到像素区域 104 的顶部

的情况下,子像素 108 中的每个子像素可利用对应的下面的 TFT 电路来单独寻址。

[0007] 在所示的特定具体实施中,TFT 衬底 102 包括连接到来自数据驱动器电路 110 的数据线 111 的开关晶体管 T1 以及连接到与电源线路 114 相连的电力线 115 的驱动晶体管 T2。开关晶体管 T1 的栅极也可连接到来自扫描驱动器电路 112 的扫描线(未示出)。平面化层 122 形成在 TFT 衬底上方,并且开口被形成以使 TFT 工作电路暴露。如图所示,底部电极层 124 形成在与 TFT 电路电连接的平面化层上。在形成电极层之后形成像素限定层 125,该像素限定层包括与用于子像素 108 的阵列的发射区域对应的子像素开口 127 的阵列,然后将有机层 120 和顶部电极层 118 沉积在图案化的像素限定层上方并且沉积在图案化的像素限定层 125 的子像素开口 127 内。此外,顶部电极层 118 被形成在非像素区域中并且与接地环 116 电连接。

[0008] 平面化层 122 可用于防止(或保护)有机层 120 和底部电极层 124(免受)由于台阶差而导致的短接。示例性平面化层 122 材料包括苯并环丁烯(BCB)和丙烯酸。像素限定层 125 可由材料诸如聚酰亚胺形成。底部电极 124 常常形成在氧化铟锡(ITO)、ITO/Ag、ITO/Ag/ITO、ITO/Ag/氧化铟锌(IZO)、或 ITO/Ag 合金/ITO 上。顶部电极层 118 由透明材料诸如 ITO 形成以实现顶部发光。

[0009] 虽然 AMOLED 显示面板通常消耗比液晶显示器(LCD)面板更少的电力,但 AMOLED 显示面板仍然可能是电池驱动的设备中主要的电力消耗者。为了延长电池寿命,有必要减少显示面板的功率消耗。

发明内容

[0010] 本发明描述了一种显示面板和一种形成该显示面板的方法。在一个实施例中,显示面板包括 TFT 衬底,该 TFT 衬底包括像素区域和非像素区域。例如,非像素区域可围绕像素区域。该显示区域包括隔堤开口阵列和该隔堤开口阵列内的底部电极阵列。该底部电极阵列可形成在对应的隔堤开口阵列的侧壁上,并且可对于可见波长是反射性的。在一个实施例中,在每个隔堤开口内的底部电极上形成焊接材料柱,以便有助于将微型 LED 器件键合到底部电极。接地线形成在非像素区域中,并且接地联结线阵列在像素区域中的隔堤开口之间延伸并且电连接到非像素区域中的接地线。在一个实施例中,接地线是接地环,并且该接地联结线阵列在像素区域的相对侧电连接到接地环。

[0011] 在一个实施例中,图案化的绝缘体层覆盖该底部电极阵列,并且开口阵列形成在图案化的绝缘体中,从而使底部电极阵列暴露。这样,图案化的绝缘体层可覆盖该底部电极阵列的边缘。另一开口阵列也可形成在图案化绝缘体层中,从而使接地联结线阵列暴露。

[0012] 在一个实施例中,微型 LED 器件阵列在对应的隔堤开口阵列内的底部电极阵列上。例如,微型 LED 器件可以是竖直的微型 LED 器件,并且可具有 $1\ \mu\text{m} - 100\ \mu\text{m}$ 的最大宽度。透明钝化层可被形成,从而跨越微型 LED 器件阵列的侧壁,而不完全覆盖每个微型 LED 器件的顶部导电触点。在一个实施例中,顶部电极层阵列形成在微型 LED 器件阵列和接地联结线阵列上方并与该微型 LED 器件阵列和接地联结线阵列电接触。例如,每个顶部电极层可将多个微型 LED 器件电连接到单个接地联结线。顶部电极层也可由透明或半透明材料诸如 PEDOT 或 ITO 形成。在另一实施例中,顶部电极层形成在微型 LED 器件阵列和接地联结线阵列上方并通过使该接地联结线阵列暴露的开口阵列而与该微型 LED 器件阵列和接

地联结线阵列电接触。

[0013] 在一个实施例中,一种形成显示面板的方法包括将微型 LED 器件阵列从承载衬底转移到背板,该背板包括 TFT 衬底,该 TFT 衬底具有像素区域和非像素区域,其中该像素区域包括隔堤开口阵列和该隔堤开口阵列内的底部电极阵列。TFT 衬底还包括非像素区域中的接地线、以及在像素区域中的隔堤开口之间延伸并且电连接到非像素区域中的接地线的接地联结线阵列。在一个实施例中,顶部电极层被沉积在该微型 LED 器件阵列中的所有微型 LED 器件上方。在一个实施例中,顶部电极层跨越多个微型 LED 器件。顶部电极层可附加地通过喷墨印刷或丝网印刷来形成。例如,多个独立的电极层可被喷墨印刷,其中每个独立的顶部电极层跨越微型 LED 器件中的至少一个微型 LED 器件和接地联结线中的至少一个接地联结线。喷墨印刷还可包括在一个或多个接地联结线上方的开口内形成顶部电极层。

[0014] 在一个实施例中,微型 LED 器件阵列的转移是以静电原理使用静电转移头阵列来执行的。此外,微型 LED 器件阵列的键合可包括形成金属间化合物,并且可包括使形成在底部电极阵列上的键合层阵列液化。键合和液化可部分地通过将热能从静电转移头阵列转移到形成在底部电极阵列上的键合层阵列来实现。

附图说明

[0015] 图 1 是示出顶部发光 AMOLED 显示面板的顶视图。

[0016] 图 2 是示出图 1 的顶部发光 AMOLED 显示面板的沿线 X-X 和 Y-Y 截取的侧视图。

[0017] 图 3A 是示出根据本发明的实施例的有源矩阵显示面板的顶视图。

[0018] 图 3B 是示出根据本发明的实施例的图 3A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图。

[0019] 图 3C 是示出根据本发明的实施例的图 3A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图,其中接地联结线和接地环形成在图案化隔堤层内。

[0020] 图 3D 是示出根据本发明的实施例的图 3A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图,其中接地联结线和接地环形成在图案化隔堤层下方。

[0021] 图 4A-4H 是示出根据本发明的实施例的将微型 LED 器件阵列转移到 TFT 衬底的方法的横截面侧视图。

[0022] 图 5A-5C 是示出根据本发明的实施例的转移发出不同颜色的微型 LED 器件阵列的序列的顶视图。

[0023] 图 6A 是示出根据一个实施例的在形成顶部电极层之后的有源矩阵显示面板的顶视图。

[0024] 图 6B 是示出根据本发明的实施例的图 6A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图。

[0025] 图 6C 是示出根据本发明的实施例的图 6A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图,其示出了形成在图案化隔堤层上的钝化层。

[0026] 图 7A 是示出根据本发明的实施例在形成顶部电极层之后的有源矩阵显示面板的顶视图。

[0027] 图 7B 是示出根据本发明的实施例的图 7A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图。

[0028] 图 8A 是示出根据本发明的实施例在形成独立的顶部电极层之后的有源矩阵显示面板的顶视图。

[0029] 图 8B 是示出根据本发明的实施例的图 8A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图。

[0030] 图 8C 是示出根据本发明的实施例的划刻的顶部电极层的顶部示意图。

[0031] 图 9A 是示出根据本发明的实施例的包括接地联结线的顶部发光 AMOLED 显示面板的顶视图。

[0032] 图 9B 是示出根据本发明的实施例的图 9A 的顶部发光 AMOLED 显示面板的沿线 X-X 和 Y-Y 截取的侧视图。

[0033] 图 9C 是示出根据本发明的实施例的包括接地联结线的顶部发光 AMOLED 显示面板的顶视图。

[0034] 图 9D 是示出根据本发明的实施例的图 9C 的顶部发光 AMOLED 显示面板的沿线 X-X 和 Y-Y 截取的侧视图。

[0035] 图 10 是根据本发明的实施例的一种显示系统的示意图。

具体实施方式

[0036] 本发明的实施例涉及显示系统。更具体地,本发明的实施例涉及有源矩阵显示面板的接地结构。

[0037] 在一个实施例中,有源矩阵显示面板包括在显示面板的像素区域中的隔堤开口之间延伸的接地联结线的布置。顶部电极层可被沉积在隔堤开口内的所有 LED 上方并且与接地联结线电接触,或者独立的多个顶部电极层可被沉积在隔堤开口内的一个或多个 LED 上方并与一个或多个接地联结线电接触。在一个方面,接地联结线的布置可更均匀地将接地信号分配到显示面板上的 LED 阵列,从而在整个面板上提供更均匀的光发射。在另一方面,接地联结线的布置使得能够通过减小从 LED 到接地线的电气路径中的接触电阻来降低显示面板的功率消耗,其中通过将顶部电极层连接到电导率比顶部电极层高的接地联结线来减小通过顶部电极层的电气路径的距离。

[0038] 在另一方面,本发明的实施例描述了一种包括基于晶圆的发射型微型 LED 器件的有源矩阵显示面板。微型 LED 器件将基于晶圆的 LED 器件的性能、效率、和可靠性与用于形成 AMOLED 背板的薄膜电子器件的高产出、低成本、混合材料相结合。如本文所使用的术语“微型”器件或“微型”LED 结构可指根据本发明的实施例的某些器件或结构的描述性尺寸。如本文所用,术语“微型”器件或结构是指 $1\ \mu\text{m}$ 到 $100\ \mu\text{m}$ 的尺度。然而,应当理解,本发明的实施例未必受此限制,并且实施例的特定方面可适用于更大和可能更小的尺度。在一个实施例中,显示面板与典型的 OLED 显示面板类似,其中微型 LED 器件已替代了每个子像素中的 OLED 显示面板的有机层。可与本发明的一些实施例一起使用的示例性微型 LED 器件在美国专利申请 No. 13/372,222、美国专利申请 No. 13/436,260、美国专利申请 No. 13/458,932、美国专利申请 No. 13/711,554、和美国专利申请 No. 13/749,647 中有所描述,所有这些专利申请均以引用方式并入本文。微型 LED 器件在光发射方面是高效的,并且与 10 英寸对角 LCD 或 OLED 显示器消耗 5 瓦-10 瓦的功率相比消耗非常少的功率(例如,对于 10 英寸对角显示器,消耗 250mW),从而使得能够降低显示面板的功率消耗。

[0039] 在各种实施例中,参照附图进行描述。然而,某些实施例可在不存在这些具体细节中的一个或多个具体细节或者与其他已知方法和配置相结合的情况下实施。在以下描述中,示出来许多具体细节诸如特定配置、尺寸和工艺等以提供对本发明的彻底理解。在其他情况下,未对熟知的半导体工艺和制造技术进行特别详细的描述,以免不必要地模糊本发明。整个说明书中所提到的“一个实施例”是指结合实施例所描述的特定特征、结构、配置或特性包括在本发明的至少一个实施例中。因此,整个说明书中多处出现短语“在一个实施例中”不一定是指本发明的相同实施例。此外,特定特征、结构、配置或特性可以任何适当的方式结合在一个或多个实施例中。

[0040] 本文所使用的术语“跨越”、“在...上方”、“到”、“在...之间”和“在...上”可指一个层相对于其他层的相对位置。“跨越”另一层、“在”另一层“上方”或“在”另一层“上”或者键合“到”另一层或与另一层“接触”的一个层可与其他层直接接触,或者可具有一个或多个中间层。多层“之间”的一个层可与该多层直接接触或可具有一个或多个中间层。

[0041] 现在参考图 3A-3B 来示出一个实施例,其中类似于 AMOLED 背板的背板被修改以接收发射型微型 LED 器件而不接收有机发射层。图 3A 是示出根据一个实施例的有源矩阵显示面板的顶视图,图 3B 是示出根据本发明的实施例的图 3A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图。在此类实施例中,下面的 TFT 衬底 102 可类似于参考图 1-2 所述的典型 AMOLED 背板中的那些背板,该 TFT 衬底包括工作电路(例如 T1、T2)和平面化层 122。开口 131 可形成在平面化层 122 中以接触工作电路。工作电路可包括具有开关晶体管、驱动晶体管、和存储电容器的传统 2T1C(两个晶体管、一个电容器)电路。应当理解,2T1C 电路旨在是示例性的,并且根据本发明的实施例设想到了其他类型的电路或传统 2T1C 电路的修改形式。例如,可使用更复杂的电路来补偿驱动器晶体管和发光器件的过程变化或者它们的不稳定性。此外,虽然本发明的实施例是参考 TFT 衬底 102 中的顶部栅极晶体管结构来进行描述和阐释的,但本发明的实施例也设想到了使用底部栅极晶体管结构。同样,虽然本发明的实施例是参考顶部发光结构进行描述和阐述的,但本发明的实施例也设想到了使用底部发光、或者顶部和底部都发光的结构。此外,下文中具体参考包括接地联结线和接地环的高侧驱动配置来对本发明的实施例进行描述和阐述。在高侧驱动配置中,LED 可在 PMOS 驱动器晶体管的漏极侧或者在 NMOS 驱动器晶体管的源极侧,使得电路将电流推动通过 LED 的 p 端。本发明的实施例并不因此受到限制,也可以低侧驱动配置来实施,在该低侧驱动配置的情况下,接地联结线和接地环成为面板中的电力线,并且电流被牵拉通过 LED 的 n 端。

[0042] 具有隔堤开口 148 的图案化隔堤层 126 随后形成在平面化层 122 上方。隔堤层 126 可通过多种技术诸如喷墨印刷、丝网印刷、层合、旋涂、CVD、和 PVD 形成。隔堤层 126 对于可见波长可以是不透明的、透明的、或半透明的。隔堤层 126 可由多种绝缘材料形成,诸如但不限于光可限定丙烯酸、光致抗蚀剂、氧化硅(SiO_2)、氮化硅(SiN_x)、聚(甲基丙烯酸甲酯)(PMMA)、苯并环丁烯(BCB)、聚酰亚胺、丙烯酸盐、环氧树脂、和聚酯。在一个实施例中,隔堤层由不透明材料诸如黑色矩阵材料形成。示例性绝缘黑色矩阵材料包括有机树脂、玻璃浆料、和包含黑色颜料、金属颗粒(诸如镍、铝、钼、以及它们的合金)、金属氧化物颗粒(例如三氧化二铬)、或金属氮化物颗粒(例如氮化铬)的树脂或浆料。

[0043] 根据本发明的实施例,参考下面的附图所述的隔堤层 126 的厚度和隔堤开口 128 的宽度可取决于要安装在开口内的微型 LED 器件的高度、转移微型 LED 器件的转移头的高

度、以及分辨率。在一个实施例中,显示面板的分辨率、像素密度、和子像素密度可解释隔堤开口 128 的宽度。对于具有 40PPI(每英寸的像素数量)和 $211\ \mu\text{m}$ 子像素间距的示例性 55 英寸电视机,隔堤开口 128 的宽度可从几微米到 $206\ \mu\text{m}$ 以解释围绕隔堤结构。对于具有 440PPI 和 $19\ \mu\text{m}$ 子像素间距的示例性显示面板,隔堤开口 128 的宽度可从几微米到 $14\ \mu\text{m}$ 以解释示例性的 $5\ \mu\text{m}$ 宽的围绕隔堤结构。隔堤结构(即隔堤开口 128 之间)的宽度可为任何适当的尺寸,只要该结构支持所需的工艺并且能扩展到所要求的 PPI。

[0044] 根据本发明的实施例,隔堤层 126 的厚度不太厚,以便隔堤结构发挥功能。厚度可由微型 LED 器件高度和预先确定的视角来确定。例如,在隔堤开口 128 的侧壁与平面化层 122 成一角度的情况下,更小的角度可与系统的更宽的视角相关。在一个实施例中,隔堤层 126 的示例性厚度可在 $1\ \mu\text{m}$ - $50\ \mu\text{m}$ 之间。

[0045] 图案化导电层然后形成在图案化隔堤层 126 上方。参考图 3B,在一个实施例中,图案化导电层包括形成在隔堤开口 148 内并与工作电路电接触的底部电极 142。图案化导电层还可任选地包括接地联结线 144 和 / 或接地环 116。如本文所使用的,术语接地“环”并不要求圆形图案、或者完全包围对象的图案。相反,术语接地“环”是指在三个侧至少部分地包围像素区域的图案。此外,虽然下面的实施例是参考接地环 116 来进行描述和阐述的,但应当理解,本发明的实施例也可利用沿像素区域的一侧(例如左侧、右侧、底侧、顶侧)、或两侧(左侧、右侧、底侧、顶侧中的两者的组合)延伸的接地线来实施。因此,应当理解,在下面的描述中,在系统要求准许的情况下,对接地环的引用和阐述可能潜在地利用接地线来替代。

[0046] 图案化导电层可由多个导电和反射材料形成,并且可包括多于一个层。在一个实施例中,图案化导电层包括金属膜诸如铝、钼、钛、钛钨、银、或金、或它们的合金。图案化导电层可包括导电材料诸如非晶硅、透明导电氧化物(TCO)诸如氧化铟锡(ITO)和氧化铟锌(IZO)、碳纳米管膜、或透明导电聚合物诸如聚(3,4-亚乙二氧基噻吩)(PEDOT)、聚苯胺、聚乙炔、聚吡咯、和聚噻吩。在一个实施例中,图案化导电层包括导电材料和反射导电材料的叠层。在一个实施例中,图案化导电层包括具有顶层和底层以及反射中间层的 3 层叠层,其中顶层和底层中的一者或两者是透明的。在一个实施例中,图案化导电层包括导电氧化物-反射金属-导电氧化物的 3 层叠层。导电氧化物层可以是透明的。例如,图案化导电层可包括 ITO-银-ITO 层叠层。在此类配置中,顶部 ITO 层和底部 ITO 层可防止反射金属(银)层的扩散和 / 或氧化。在一个实施例中,图案化导电层包括 Ti-Al-Ti 叠层、或 Mo-Al-Mo-ITO 叠层。在一个实施例中,图案化导电层包括 ITO-Ti-Al-Ti-ITO 叠层。在一个实施例中,图案化导电层的厚度为 $1\ \mu\text{m}$ 或更薄。图案化导电层可使用适当的技术诸如但不限于 PVD 来沉积。

[0047] 在形成底部电极 142、接地联结线 144、和接地环 116 之后,绝缘体层 146 然后任选地被形成在 TFT 衬底 102 上方,从而覆盖图案化导电层的侧壁。绝缘体层 146 可至少部分地覆盖隔堤层 126 和形成底部电极 142、接地联结线 144、和 / 或接地环 116 的反射层。

[0048] 在一个实施例中,绝缘体层 146 是使用适当的技术诸如层合、旋涂、CVD、和 PVD 通过均层沉积来形成的,然后使用适当的技术诸如光刻来图案化,以形成使底部电极 142 暴露的开口、使接地联结线 144 暴露的开口 149、和使接地环 116 暴露的开口 130。在一个实施例中,可使用喷墨印刷或丝网印刷来形成绝缘体层 146 和开口 149,而不需要光刻。绝缘

体层 146 可由多种材料诸如但不限于 SiO_2 、 SiN_x 、PMMA、BCB、聚酰亚胺、丙烯酸盐、环氧树脂、和聚酯形成。例如,绝缘体层 146 可为 $0.5\ \mu\text{m}$ 厚。绝缘体层 146 在形成在隔堤开口 128 内的底部电极 142 的侧壁上的反射层上方的地方可以是透明的或半透明的,以便不会使完成的系统的光发射提取显著退化。绝缘体层 146 的厚度也可被控制以提高光提取效率,并且在将发光器件阵列转移到反射隔堤结构期间还不会妨碍转移头阵列。如在下面的描述中将变得更加显而易见的那样,图案化绝缘体层 146 是任选的,并且代表用于对导电层进行电气分隔的一种方式。

[0049] 在图 3B 中所示的实施例中,底部电极 142、接地联结线 144、和接地环 116 可由相同导电层形成。在另一实施例中,接地联结线 144 和 / 或接地环 116 可由与底部电极 142 不同的导电材料形成。例如,接地联结线 14 和接地环 116 可由具有比底部电极 142 更高的传导性的材料形成。在另一实施例中,接地联结线 14 和 / 或接地环 116 也可形成在与底部电极不同的层内。图 3C-3D 示出了其中接地联结线 144 和接地环 116 可形成在图案化隔堤层 126 内或下方的实施例。例如,在图 3C 中所示的实施例中,开口 149, 130 可在形成接地联结线 144 和接地环 116 时被形成通过图案化隔堤层 126。在图 3D 中所示的实施例中,开口 149, 130 可被形成通过图案化隔堤层 126 和平面化层 122,以接触可在形成 TFT 衬底 102 的工作电路期间已形成的接地联结线 144 和接地环 116。在此类实施例中,用于形成底部电极 142 的导电层还可任选地包括通孔开口层 145 和 117,以进一步使得顶部电极层还能够分别通过开口 149 和 130 与接地联结线 144 和接地环 116 形成电接触。因此,应当理解,图 3A-3D 中所示的实施例不是限制性的,并且存在多种可能性来形成接地联结线 144 和接地环 116、以及分别用于使接地联结线 144 和 / 或接地环 116 暴露的开口 149, 130。

[0050] 仍然参考图 3B-3D 中所示的实施例,键合层 140 可形成在底部电极层 142 上,以有助于微型 LED 器件的键合。在一个实施例中,键合层 140 被选择是因为其能够通过键合机制诸如如美国专利申请 No. 13/749,647 中所述的低共熔合金键合、瞬态液相键合、或固态扩散键合与微型 LED 器件上的键合层(还要被放置)相互扩散。在一个实施例中,键合层 140 具有 250°C 或更低的熔融温度。例如,键合层 140 可包括焊接材料诸如锡 (232°C) 或钢 (156.7°C) 或它们的合金。键合层 140 也可以是具有比宽度大的高度的柱形状。根据本发明的一些实施例,更高的键合层 140 可为系统部件找平诸如在微型 LED 器件转移操作期间微型 LED 器件阵列与 TFT 衬底的平面性以及为微型 LED 器件的高度差异(这是由于在键合期间、诸如在低共熔合金键合和瞬态液相键合期间,液化的键合层在扩展在表面上方时的高度变化)提供额外的自由度。键合层 140 的宽度可小于微型 LED 的底部表面的宽度,以防止将键合层 140 芯吸在微型 LED 的侧壁周围以及短接量子阱结构。

[0051] 在所实施实施例中,接地联结线 144 的布置在显示面板 100 的像素区域 104 中的隔堤开口 128 之间延伸。此外,多个开口 149 使该多个接地联结线 144 暴露。开口 149 的数量与隔堤开口 128 的列(顶部到底部)的数量可具有也可不具有 1:1 的关系。例如,在图 3A 中所示的实施例中,为每列隔堤开口 128 形成一个接地联结开口 149,然而这并不是必需的,并且接地联接开口 149 的数量可比隔堤开口 128 的列的数量更多或更少。同样,接地联结线 144 的数量与隔堤开口的行(左到右)的数量可具有也可不具有 1:1 的关系。例如,在所实施实施例中,每两行隔堤开口 128 形成一个接地联结线 144,然而,这并不是必需的,并且接地联结线 144 的数量与隔堤开口 128 的行的数量(n)可具有 1:1 的关系或者任何 1:n

的关系。

[0052] 虽然以上实施例已被描述和阐述为接地联结线 144 在整个显示面板 100 上水平地左右延伸,但是实施例并不因此受到限制。在其他实施例中,接地联结线可竖直地延伸、或者既水平又竖直地延伸以形成栅格。根据本发明的实施例可设想多个可能的变型。已经观察到,AMOLED 配置诸如先前参考图 1-2 阐述和描述的那些配置的操作可能导致与来自更接近接地环 116 的像素区域的边缘处的子像素的发射相比,来自像素区域中心中的子像素的更少的发射,在像素区域中心处,子像素更远离接地环 116。根据本发明的实施例,接地联结线形成在像素区域中的隔堤开口 128 之间,并电连接到非显示区域中的接地环 116 或接地线。这样,接地信号可更均匀地施加到子像素矩阵,从而导致整个显示面板 100 上的更均匀的亮度。此外,通过由具有比(还要被形成的)顶部电极层更好电导率的材料来形成接地联结线 144,这可减少电接地路径中的接触电阻。

[0053] 图 4A-4H 是示出根据本发明的实施例的将微型 LED 器件阵列转移到 TFT 衬底 102 的方法的横截面侧视图。参考图 4A,被转移头衬底 300 支撑的转移头 302 的阵列被定位在支撑于承载衬底 200 上的微型 LED 器件 400 的阵列上方。加热器 306 和热分配板 304 可任选地被附接到转移头衬底 300。加热器 204 和热分配板 202 可任选地被附接到承载衬底 200。该微型 LED 器件 400 的阵列与该转移头 302 的阵列接触,如图 4B 中所示,并且被从承载基底 200 拾取,如图 4C 中所示。在一个实施例中,该微型 LED 器件 400 的阵列是利用根据静电原理工作的转移头 302 的阵列(即,它们是静电转移头)来拾取的。

[0054] 图 4D 是示出根据本发明的实施例的将微型 LED 器件 400 保持在 TFT 衬底 102 上方的转移头 302 的横截面侧视图。在所示实施例中,转移头 302 由转移头衬底 300 支撑。如上所述,加热器 306 和热分配板 304 可任选地被附接到转移头衬底,以将热施加到转移头 302。加热器 152 和热分配板 150 还可,或者作为另外一种选择,任选地被用于将热转移到 TFT 衬底 102 上的键合层 140 和/或微型 LED 器件 400 上的任选键合层 410,如下所述。

[0055] 仍然参考图 4D,根据一个实施例示出了示例性的微型 LED 器件 400 的近距离视图。应当理解的是,所示的具体微型 LED 器件 400 是示例性的,并且本发明的实施例并不受到限制。在所示的具体实施例中,微型 LED 器件 400 包括微型 p-n 二极管 450 和底部导电触点 420。键合层 410 可任选地形成在底部导电触点 420 的下方,其中底部导电触点 420 位于微型 p-n 二极管 450 和键合层 410 之间。在一个实施例中,微型 LED 器件 400 还包括顶部导电触点 452。在一个实施例中,微型 p-n 二极管 450 包括顶部 n 掺杂层 414、一个或多个量子阱层 416、和下部 p 掺杂层 418。在其他实施例中,n 掺杂层和 p 掺杂层的布置可以是对调的。微型 p-n 二极管可构造为具有直侧壁或渐缩侧壁。在某些实施例中,微型 p-n 二极管 450 具有(从顶部到底部)向外渐缩侧壁 453。在某些实施例中,微型 p-n 二极管 450 具有(从顶部到底部)向内渐缩侧壁。顶部导电触点 452 和底部导电触点 420。例如,底部导电触点 420 可包括电极层和电极层和任选键合层 410 之间的阻隔层。顶部导电触点 452 和底部导电触点 420 对于可见波长范围(例如 380nm - 750nm)可为透明的或者可以是不透明的。顶部导电触点 452 和底部导电触点 420 可任选地包括反射层,诸如银层。微型 p-n 二极管和导电触点可各自具有顶部表面、底部表面和侧壁。在一个实施例中,微型 p-n 二极管 450 的底部表面 451 比微型 p-n 二极管的顶部表面宽,并且侧壁 453 从顶部到底部向外渐缩。微型 p-n 二极管 450 的顶部表面可比 p-n 二极管的底部表面宽或基本上是相同宽度。

在一个实施例中,微型 p-n 二极管 450 的底部表面 451 比底部导电触点 420 的顶部表面宽。微型 p-n 二极管的底部表面也可与底部导电触点 420 的顶部表面具有基本上相同的宽度。在一个实施例中,微型 p-n 二极管 450 为几微米厚诸如 $3\text{ }\mu\text{m}$ 或 $5\text{ }\mu\text{m}$, 导电触点 420, 452 为 $0.1\text{ }\mu\text{m}$ - $2\text{ }\mu\text{m}$ 厚, 并且任选键合层 410 为 $0.1\text{ }\mu\text{m}$ - $1\text{ }\mu\text{m}$ 厚。在一个实施例中,每个微型 LED 器件 400 的最大宽度为 $1\text{ }\mu\text{m}$ - $100\text{ }\mu\text{m}$ 例如 $30\text{ }\mu\text{m}$ 、 $10\text{ }\mu\text{m}$ 、或 $5\text{ }\mu\text{m}$ 。在一个实施例中,每个微型 LED 器件 400 的最大宽度必须符合用于显示面板的特定分辨率和 PPI 的隔堤开口 128 中的可用空间。

[0056] 图 4E 是示出根据本发明的实施例的将微型 LED 器件 400 的阵列保持在 TFT 衬底 102 上方的转移头阵列的横截面侧视图。图 4E 与图 4D 中所示的结构基本类似,其中主要区别是示出微型 LED 器件阵列的转移,而不是该微型 LED 器件阵列内的单个微型 LED 器件的转移。

[0057] 现在参考图 4F,将 TFT 衬底 102 与该微型 LED 器件 400 的阵列接触。在所示实施例中,将 TFT 衬底 102 与该微型 LED 器件 400 的阵列接触包括将键合层 140 与每个相应微型 LED 器件的微型 LED 器件键合层 410 接触。在一个实施例中,每个微型 LED 器件键合层 410 比对应的键合层 140 宽。在一个实施例中,能量从静电转移头组件并通过该微型 LED 器件 400 的阵列转移,以将该微型 LED 器件 400 的阵列键合到 TFT 衬底 102。例如,可转移热能以有助于几种类型的键合机制,诸如低共熔合金键合、瞬态液相键合、和固态扩散键合。热能的转移也可通过从静电转移头组件施加压力来实现。

[0058] 参考图 4G,在一个实施例中,能量的转移使键合层 140 液化。液化的键合层 140 可对于在键合期间该微型器件 400 的阵列和 TFT 衬底之间的系统不平找平(例如非平面表面)以及对于微型 LED 器件的高度差异充当衬垫和部分补偿。在瞬态液相键合的具体实施中,液化的键合层 140 与微型 LED 器件键合层 410 相互扩散,以形成所具有的环境熔融温度比键合层 140 的环境熔融温度高的金属间化合物层。因此,瞬态液相键合可在键合层的最低液相线温度处或之上实现。在本发明的一些实施例中,微型 LED 器件键合层 410 由熔融温度高于 250°C 的材料诸如铋 (271.4°C) 形成,或由熔融温度高于 350°C 的材料诸如金 (1064°C)、铜 (1084°C)、银 (962°C)、铝 (660°C)、锌 (419.5°C)、或镍 (1453°C) 形成,并且 TFT 衬底键合层 140 具有低于 250°C 的熔融温度诸如锡 (232°C) 或铟 (156.7°C)。

[0059] 这样,支撑 TFT 衬底 102 的衬底 150 可被加热到低于键合层 140 的熔融温度的温度,并且支撑该转移头阵列的衬底 304 被加热到低于键合层 410 的熔融温度但高于键合层 140 的熔融温度的温度。在此类实施例中,热从静电转移头组件通过该微型 LED 器件 400 的阵列的转移足以形成键合层 140 的瞬时液态,随后等温凝固为金属间化合物。当在液相中时,较低熔融温度材料伸展在表面上方并且扩散到较高熔融温度材料的固溶体中或者溶解较高熔融温度材料并凝固为金属间化合物。在一特定实施例中,支撑该转移头阵列的衬底 304 被保持在 180°C ,键合层 410 由金形成,并且键合层 140 由铟形成。

[0060] 在转移能量以将该微型 LED 器件 400 的阵列键合到 TFT 衬底之后,该微型 LED 器件 400 的阵列被释放到接收衬底上,并且该静电转移头阵列被移走,如图 4H 中所示。释放该微型 LED 器件 400 的阵列可利用多种方法来实现,包括关闭静电电压源、降低静电转移头电极间的电压、改变 AC 电压的波形、以及将电压源接地。

[0061] 现在参考图 5A-5C,根据本发明的实施例示出了转移发出不同颜色的该微型 LED

器件 400 的阵列的序列。在图 5A 中所示的具体配置中,第一转移过程已被完成以用于将红光发射微型 LED 器件 400R 的阵列从第一承载衬底转移到 TFT 衬底 102。例如,在微型 LED 器件 400R 被设计用于发射红光(例如 620–750nm 波长)的情况下,微型 p-n 二极管 450 可包括材料诸如砷化铝镓 (AlGaAs)、磷砷化镓 (GaAsP)、磷化铝镓铟 (AlGaInP)、和磷化镓 (GaP)。参考图 5B,第二转移过程已完成以用于将绿光发射微型 LED 器件 400G 的阵列从第二承载衬底转移到 TFT 衬底 102。例如,在微型 LED 器件 400G 被设计用于发射绿光(例如 495–570nm 波长)的情况下,微型 p-n 二极管 450 可包括材料诸如氮化铟镓 (InGaN)、氮化镓 (GaN)、磷化镓 (GaP)、磷化铝镓铟 (AlGaInP)、和磷化铝镓 (AlGaP)。参考图 5C,第三转移过程已完成以用于将蓝光发射微型 LED 器件 400B 的阵列从第三承载衬底转移到 TFT 衬底 102。例如,在微型 LED 器件 400B 被设计用于发射蓝光(例如 450–495nm 波长)的情况下,微型 p-n 二极管 450 可包括材料诸如氮化镓 (GaN)、氮化铟镓 (InGaN)、和硒化锌 (ZnSe)。

[0062] 根据本发明的实施例,转移头被分隔开与对应于像素或子像素阵列的背板上隔堤开口的间距匹配的间距 (x、y、和 / 或对角线)。表 1 提供了用于具有 1920×1080p 和 2560×1600 分辨率的各种红绿蓝 (RGB) 显示器的根据本发明实施例的示例性具体实施的列表。应当理解的是,本发明的实施例并不限于 RGB 颜色方案或者 1920×1080p 或 2560×1600 分辨率,并且具体的分辨率和 RGB 颜色方案仅仅是为了例示的目的。

[0063] 表 1:

[0064]

显示衬底	像素间距 (x, y)	子像素间距 (x,y)	每英寸的像素数量(PPI)	可能的转移头阵列间距
55" 1920×1080	(634μm, 634μm)	(211μm, 634μm)	40	X: 211μm 的倍数或分数 Y: 634μm 的倍数或分数
10" 2560×1600	(85μm, 85μm)	(28μm, 85μm)	299	X: 28μm 的倍数或分数 Y: 85μm 的倍数或分数
4" 640×1136	(78μm, 78μm)	(26μm, 78μm)	326	X: 26μm 的倍数或分数 Y: 78μm 的倍数或分数
5" 1920×1080	(58μm, 58μm)	(19μm, 58μm)	440	X: 19μm 的倍数或分数 Y: 58μm 的倍数或分数

[0065] 在上述示例性实施例中,40PPI 像素密度可与 55 英寸 1920×1080p 分辨率的电视机对应,而 326 和 440PPI 像素密度可与具有视网膜 (RTM) 显示器的手持设备对应。根据本发明的实施例,根据微型拾取阵列的尺寸,数千、数百万、或者甚至亿万的转移头可被包括在批量转移工具的微型拾取阵列中。根据本发明的实施例,1cm×1.12cm 的转移头阵列可包括具有 211 μm、634 μm 间距的 837 个转移头、以及具有 19 μm、58 μm 间距的 102,000 个转移头。

[0066] 利用转移头阵列进行拾取的微型 LED 器件的数量可与转移头的间距匹配,或者也可不与转移头的间距匹配。例如,被分隔开 19 μm 间距的转移头阵列拾取间距为 19 μm 的微型 LED 器件阵列。又如,被分隔开 19 μm 间距的转移头阵列拾取间距约为 6.33 μm 的微型 LED 器件阵列。这样,该转移头每三个微型 LED 器件拾取一个微型 LED 器件以用于转移到背板。根据一些实施例,发光微型器件阵列的顶部表面比绝缘层的顶部表面高,以便防止转移头在将微型 LED 器件放置在隔堤开口内期间被损坏或者损坏背板上的绝缘层(或任何

中间层)。

[0067] 图 6A 是示出根据一个实施例的在形成顶部电极层之后的有源矩阵显示面板的顶视图,而图 6B 是示出根据本发明的实施例的图 6A 的有源矩阵显示面板的沿线 X-X 和 Y-Y 截取的侧视图。在图 6A-6B 中所示的实施例中,顶部电极层 118 形成在包括微型 LED 器件 400 的阵列的像素区域 104 上方以及非像素区域中并与接地环 116 重叠。此外,顶部电极层 118 形成在开口 149 内并与在像素区域 104 中的隔堤开口 128 之间延伸的接地联结线 144 电接触。

[0068] 参考图 6B,在形成顶部电极层 118 之前,微型 LED 器件 400 在隔堤开口 128 内被钝化,以便防止顶部电极层 118 和底部电极层 142 之间的电气短接、或者在一个或多个量子阱 416 处的短接。如图所示,在转移微型 LED 器件 400 的阵列之后,钝化层 148 可形成在隔堤开口 128 的阵列内的微型 LED 器件 400 的侧壁周围。在一个实施例中,如果微型 LED 器件 400 是竖直 LED 器件,则钝化层 148 覆盖并跨越量子阱结构 416。钝化层 148 也可覆盖底部电极层 142 的还未被任选的绝缘体层 146 覆盖的任何部分,以便防止可能的短接。因此,钝化层 148 可用于钝化量子阱结构 416 以及底部电极层。根据本发明的实施例,钝化层 148 不形成在微型 LED 器件 400 的顶部表面诸如顶部导电触点 452 上。在一个实施例中,等离子蚀刻工艺例如 O_2 或 CF_4 等离子蚀刻可在形成钝化层 148 之后被使用,以回蚀刻钝化层 148,从而确保微型 LED 器件 400 的顶部表面诸如顶部导电触点 452 被暴露以使得顶部导电电极 118 层 118 能够与微型 LED 器件 400 电接触。

[0069] 根据本发明的实施例,钝化层 148 可对于可见波长是透明的或半透明的,以便不显著地使所完成的系统的光提取效率退化。钝化层可由多种材料形成诸如但不限于环氧树脂、丙烯酸(聚丙烯酸酯)诸如聚(甲基丙烯酸甲酯)(PMMA)、苯并环丁烯(BCB)、聚酰亚胺、和聚酯。在一个实施例中,钝化层 148 是通过围绕微型 LED 器件 400 进行喷墨印刷或丝网印刷来形成的。

[0070] 在图 6B 中所示的具体实施例中,钝化层 148 只形成在隔堤开口 128 内。然而,这不是必需的,并且钝化层 148 可形成在隔堤结构层 126 的顶部。此外,绝缘体层 146 的形成不是必需的,并且钝化层 148 也可用于使导电层电绝缘。如图 6C 中所示的实施例中所示,钝化层 148 也可用于钝化形成底部电极 142 和 / 或接地联结线 144 的导电层的侧壁。在一个实施例中,钝化层 148 可任选地用于钝化接地环 116。根据一些实施例,开口 149, 130 的形成可在将钝化层 148 喷墨印刷或丝网印刷在接地联结线 144 或接地环 116 上方的过程期间被形成。这样,可不需要独立的图案化操作来形成开口。

[0071] 根据本发明的一些实施例,可在隔堤层 126 内形成沟道 151 或阱结构,如图 6C 中所示,以便捕获或防止钝化层 148 过渡扩展并溢流到接地联结线 149 上方,尤其是当钝化层 148 使用溶剂体系诸如以喷墨印刷或丝网印刷来形成时。因此,在一些实施例中,沟道 151 在隔堤开口 128 和相邻的接地联结线 144 之间的隔堤层 126 内形成。

[0072] 现在参考图 6B-6C,在形成钝化层 148 之后,顶部导电电极层 118 被形成在每个微型 LED 器件 400 上方,并与顶部触点层 452(如果有的话)电接触。根据以下描述中的具体应用,顶部电极层 118 可对于可见波长是不透明的、反射性的、透明的、或半透明的。例如,在顶部发光系统中,顶部电极层 118 可以是透明的,而对于底部发光系统,顶部电极层可以是反射性的。示例性透明导电材料包括非晶硅、透明导电氧化物(TCO)诸如氧化铟锡

(ITO) 和氧化铟锌 (IZO)、碳纳米管膜、或者透明导电聚合物诸如聚 (3, 4- 亚乙二氧基噻吩) (PEDOT)、聚苯胺、聚乙炔、聚吡咯、和聚噻吩。在一个实施例中, 顶部电极层 118 包括纳米颗粒诸如银、金、铝、钼、钛、钨、ITO、和 IZO。在一个具体实施例中, 顶部电极层 118 通过喷墨印刷或丝网印刷来形成。其他形成方法可包括化学气相沉积 (CVD)、物理气相沉积 (PVD)、旋涂。顶部电极层 118 也可对可见波长是反射性的。在一个实施例中, 顶部导电电极层 118 包括反射金属膜诸如铝、钼、钛、钛钨、银、或金、或它们的合金, 例如用于底部发光系统中。

[0073] 根据本发明的一些实施例, 接地联结线 144 比底部电极层 118 更具导电性。在图 3D 中所示的实施例中, 接地联结线 144 可由与用于形成与 TFT 衬底 102 中的晶体管中的一个晶体管 (例如 T2) 的源极 / 漏极连接或栅电极层相同的金属层形成。例如, 接地联结线 144 可由常见互连材料诸如铜或铝 (包括它们的合金) 形成。在图 3B-3C 中所示的实施例中, 接地联结线 144 也可由与底部电极层 142 相同的材料形成。例如, 接地联结线 144 和底部电极层 142 包括也可改善这些层的电导率的反射材料。在一个具体实例中, 接地联结线 144 和底部电极可包括金属膜或金属颗粒。根据一些实施例, 顶部电极层 118 由透明或半透明材料形成, 该透明或半透明材料诸如非晶硅、透明导电氧化物 (TCO) 诸如氧化铟锡 (ITO) 和氧化铟锌 (IZO)、碳纳米管膜、或者透明导电聚合物诸如聚 (3, 4- 亚乙二氧基噻吩) (PEDOT)、聚苯胺、聚乙炔、聚吡咯、和聚噻吩, 所有这些均可具有比在膜叠堆内包括金属膜的导电且反射的底部电极层更低的电导率。

[0074] 再次重新参考图 6A, 在所示的具体实施例中, 顶部电极层 118 形成在包括微型 LED 器件 400 的阵列的像素区域 104 上方以及非像素区域中并与接地环 116 重叠。此外, 顶部电极层 118 形成在开口 149 内并与在像素区域 104 中的隔堤开口 128 之间延伸的接地联结线 144 电接触。

[0075] 现在参考图 7A-7B, 其示出了另选实施例, 其中顶部电极层 118 只需形成在像素区域 104 上方以便与接地环 116 实现电接触。在图 7A-7B 中所示的具体实施例中, 顶部电极层 118 形成在像素区域 104 上方并且与接地联结线 144 电连接。如图所示, 顶部电极层 118 可形成在通往接地联结线 144 的开口 149 内。在此类实施例中, 由于接地联结线 144 与接地环 116 电连接, 所以不必在像素区域 104 之外形成顶部电极层 118。如图所示, 根据图 7A-7B 所示的实施例, 接地环 116 可埋在电绝缘层诸如绝缘体层 146 下面。

[0076] 根据本发明的实施例, 顶部电极层 118 的线宽可根据应用而变化。例如, 该线宽可接近像素区域 102 的线宽。或者, 该线宽可以是极小的。例如, 利用可商购获得的喷墨印刷机可实现低至大约 $15\ \mu\text{m}$ 的线宽, 并且利用可商购获得的丝网印刷机可实现低至大约 $30\ \mu\text{m}$ 的线宽。喷墨印刷由于其是非接触印刷方法而可能在某些情形中是特别适用的。因此, 根据本发明的一些实施例, 顶部电极层的线宽可大于或小于微型 LED 器件的最大宽度。

[0077] 参考图 8A-8B, 其示出了一实施例, 其中独立的顶部电极层 118 被形成, 从而将一个或多个微型 LED 器件 400 与一个或多个接地联结线 144 连接。在图 8A-8B 中所示的具体实施例中, 顶部电极层 118 仅需提供从微型 LED 器件 400 到附近的接地联结线 144 的电路径。因此, 顶部电极层 118 不覆盖整个像素区域 104。同样, 顶部电极层 118 不需要覆盖整个隔堤开口 128 或子像素区域。在所示具体实施例中, 每个顶部电极层 118 在中间接地联结线 144 的相对侧连接微型 LED 器件 400。然而, 这个特定配置是示例性的并且可能存在多个不同布置。如图所示, 顶部电极层 118 可形成在通往接地联结线 144 的开口 149 内。在

此类实施例中,由于接地联结线 144 与接地环 116 电连接,所以不必在像素区域 104 之外形成顶部电极层 118。

[0078] 如图所示,根据图 8A-8B 中所示的实施例,接地环 116 可埋在电绝缘层诸如绝缘体层 146 下面。在图 8A 中所示的具体实施例中,最顶端一行微型 LED 器件 400 被示为以各个顶部电极层 118 连接到接地环 116。在此类实施例中,每个顶部电极层 118 可通过如先前所述的一个或多个开口 130 来接触接地环 116。因此,虽然图 8A-8B 中所示实施例提供了一种用于将微型 LED 器件 400 连接到像素区域 104 内的接地联结线 144 的方式,但是这并不排除使用独立的多个顶部电极层 118 来连接到接地环 116,而不通过接地联结线 144。

[0079] 在一个方面,图 8A-8B 中所示的具体实施例可特别适于利用喷墨印刷或丝网印刷来局部形成顶部电极层 118。常规的 AMOLED 背板处理序列诸如用于制造图 1-2 中显示面板的那些处理序列通常在沉积腔室的过程中均厚沉积顶部电极层,然后从较大的衬底分离各个背板 100。根据一些实施例,显示面板 100 背板是在转移微型 LED 器件 400 的阵列之前从较大衬底分离的。在一个实施例中,喷墨印刷或丝网印刷提供了一种用于对各个顶部电极层 118 进行图案化的实用的方法,而不会对于每个独立的显示面板 100 都要求独立的掩模层。

[0080] 虽然没有单独地示出,但是应当理解,图 6A-6B、图 7A-7B 和图 8A-8B 中所示的实施例可与图 3C-3D 中包括的另选开口配置和图 6C 中所示的钝化层 148 配置结合。

[0081] 上面参考图 8A-8B 所述的独立的顶部电极层 118 的形成可在形成顶部电极层 118 之后在对面板 100 进行电气测试期间提供附加有益效果。例如,可能在形成顶部电极层 118 之前还没有发现下面的晶体管已经发生故障并可能始终处于“接通”状态。一个暗示可能是相关联的子像素始终处于“接通”状态并发光。在图 8C 中所示的实施例中,使用合适的技术诸如激光划刻切割连接到故障 TFT 晶体管的顶部电极层 118,以“关闭”该子像素。这样,可在 TFT 衬底的顶部表面上执行对电气缺陷的消除,而不必向下钻取以进入该 TFT 晶体管。

[0082] 现在参考图 9A-9D,本发明的实施例也可被用于将接地联结线 134 结合到 AMOLED 显示面板中。参考图 9A-9B 中所示的实施例,底部电极层 124 形成在与下面的 TFT 电路电连接的在平面化层 122 上。在所示实施例中,接地联结线 134 可与底部电极层 124 同时形成。同样,接地环 116 可与底部电极层 124 同时形成。在形成底部电极层 124 并且任选地形成接地联结线 134 和 / 或接地环 116 之后,形成包括子像素开口 127 的阵列和接地联结线开口 132 的阵列的像素限定层 125。有机层 120 然后被沉积在子像素开口 127 上方。在一个实施例中,有机层 120 不被沉积在接地联结线开口 132 内或接地环 116 上。顶部电极层 118 然后可形成在子像素开口 127 内的图案化像素限定层上方、开口 132 内以与接地联结线 134 实现电接触并且任选地在接地环 116 上方。然而,实现与接地环 116 的电接触不是必需的。在图 9C-9D 中所示的实施例中,顶部电极层 1118 只沉积在像素区域 104 内,并且顶部电极层 118 不与接地环 116 重叠。

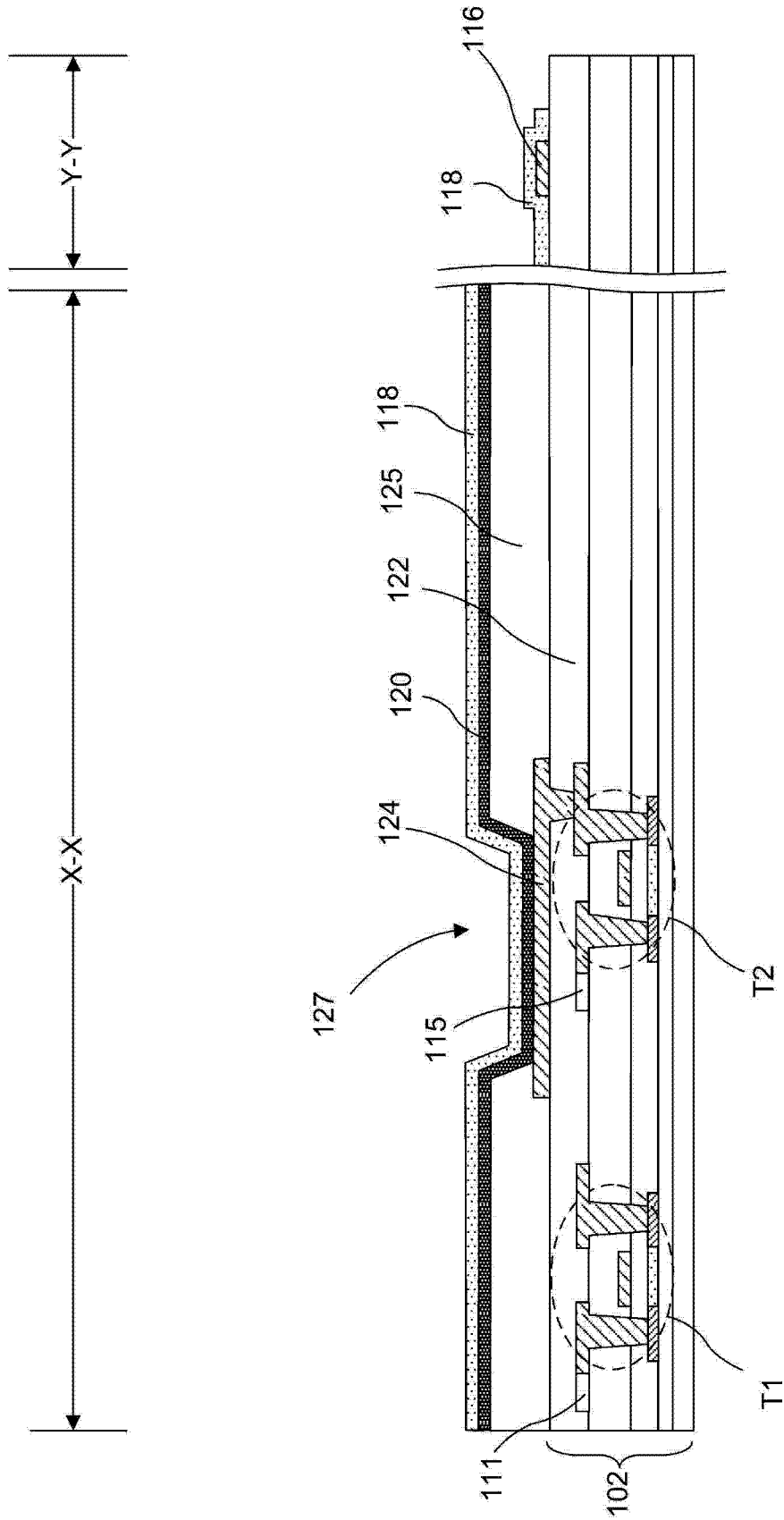
[0083] 虽然没有单独示出,但是应当理解,图 9A-9D 中所示的实施例设想到了另选的开口配置。例如,可实现至接地联结线 134 或接地环 116 的开口穿过平面化层 122。

[0084] 图 10 示出了根据一个实施例的显示系统 1000。该显示系统容纳处理器 1010、数据接收器 1020、显示面板 100 诸如上文中所述的显示面板中的任一个显示面板。数据接收器

1020 可被配置为无线或有线地接收数据。无线可以多个无线标准或协议中任一者来实现,该多个无线标准或协议包括但不限于 Wi-Fi (IEEE 802.11 族)、WiMAX (IEEE 802.16 族)、IEEE802.20、长期演进 (LTE)、Ev-DO、HSPA+、HSDPA+、HSUPA+、EDGE、GSM、GPRS、CDMA、TDMA、DECT、蓝牙、它们的衍生物、以及被指定为 3G、4G、5G 等等的任何其他无线协议。

[0085] 根据其应用,显示系统 1000 可包括其他部件。这些其它部件包括但不限于存储器、触摸屏控制器、和电池。在各种具体实施中,显示系统 1000 可以是电视机、平板电脑、电话、膝上型电脑、计算机监视器、信息亭、数字相机、手持式游戏机、媒体播放器、电子书显示器、或大面积标记显示器。

[0086] 在利用本发明的各个方面的过程中,对于本领域技术人员将变得显然的是,上述实施例的组合或变型是可能的,以用于将接地联结线和微型 LED 器件结合到有源矩阵显示面板中。虽然上述实施例已参考顶部发光结构进行了描述,但是本发明的实施例也能应用于底部发光结构。例如,这些开口不是将隔堤开口 128 或子像素开口 127 定位在 TFT 电路上方,而是可在 TFT 衬底 102 中的较低层上被定位为与 TFT 电路相邻。类似地,虽然已描述了顶部栅极晶体管,但是本发明的实施例也可利用底部栅极晶体管结构来实现。此外,虽然本发明的实施例已参考高侧驱动配置进行了描述和阐述,但是该实施例也可以低侧驱动配置来实现,其中上述的接地联结线和接地环成为面板中的电力线。尽管以特定于结构特征和/或方法行为的语言对本发明进行了描述,但应当理解,所附权利要求中限定的本发明并不一定限于所描述的特定特征或行为。本发明所公开的特定特征和行为被理解为受权利要求书保护的本发明的特定适当的具体实施以用于对本发明进行例示。



现有技术

图 2

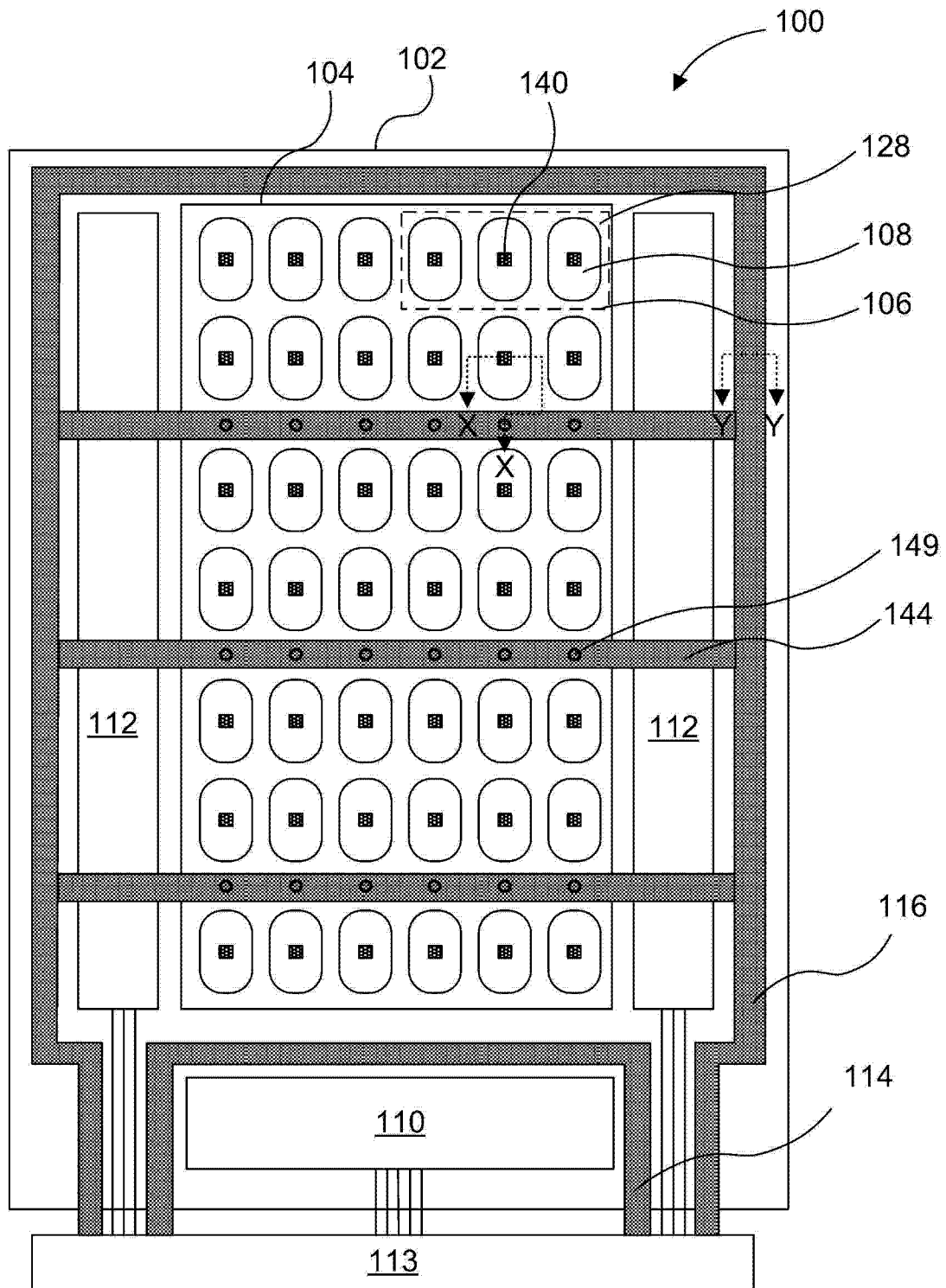


图 3A

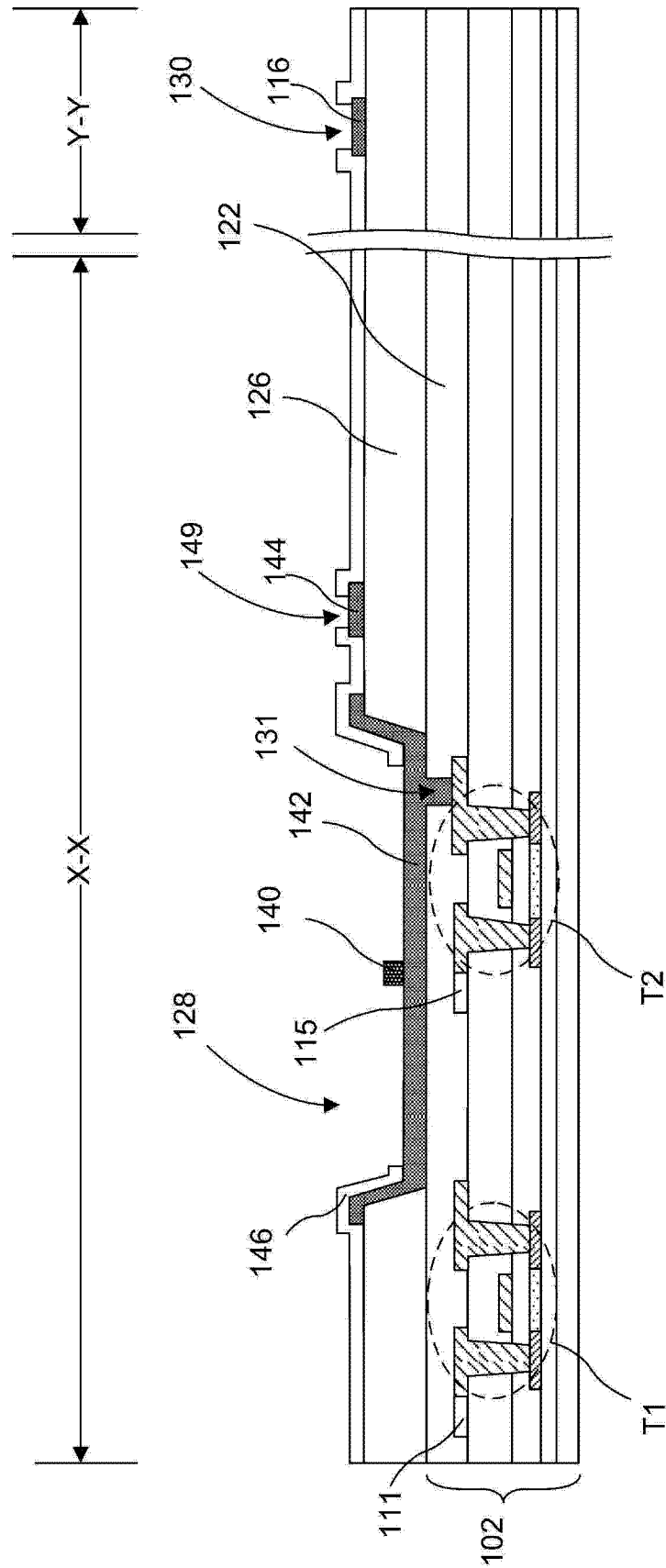


图 3B

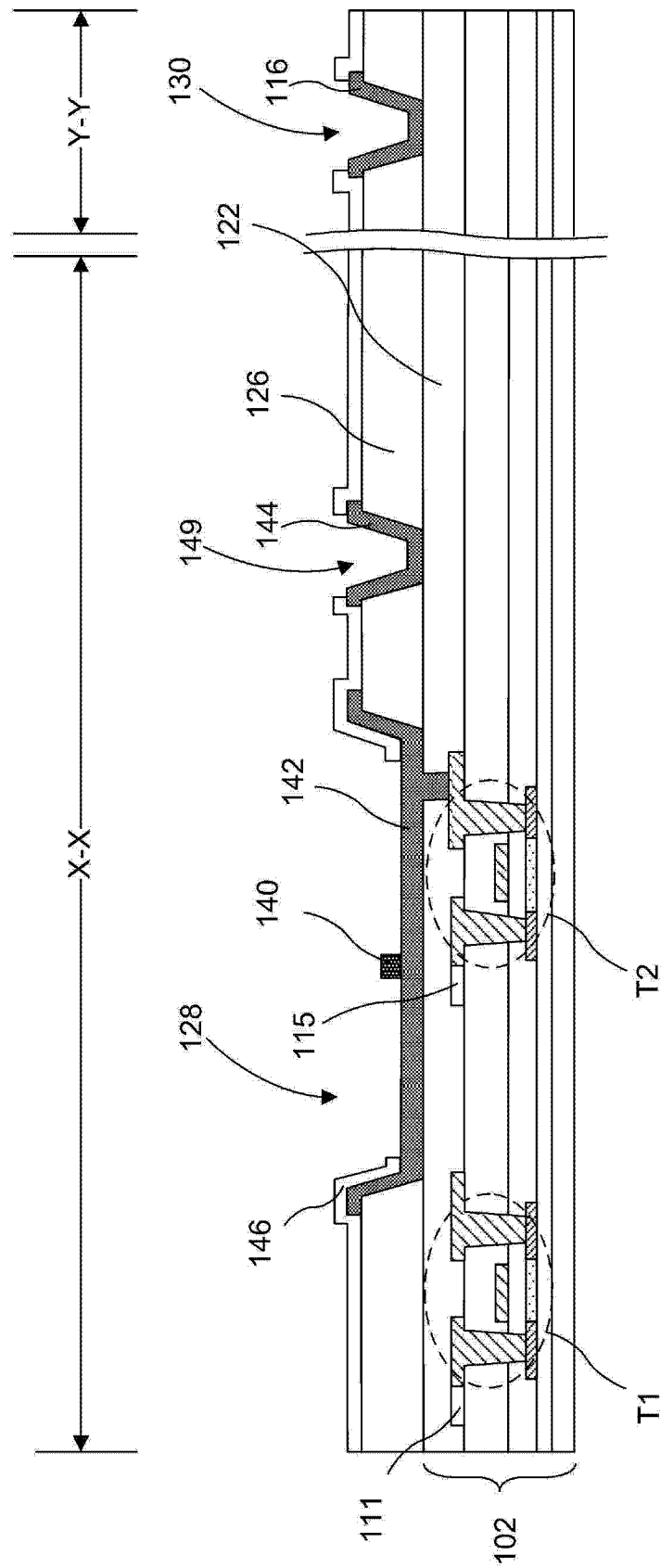


图 3C

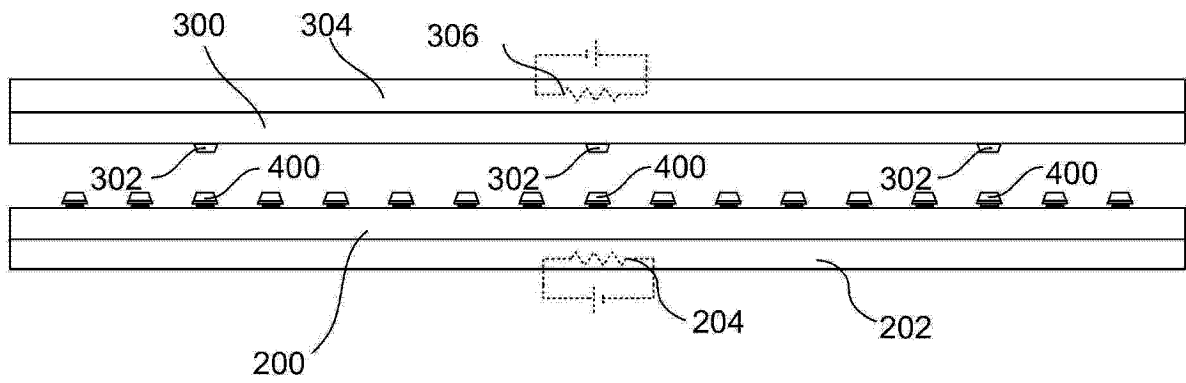


图 4A

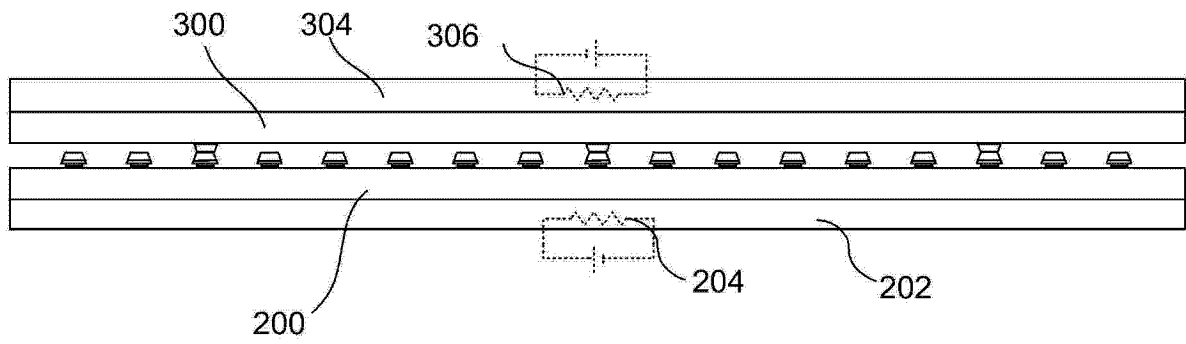


图 4B

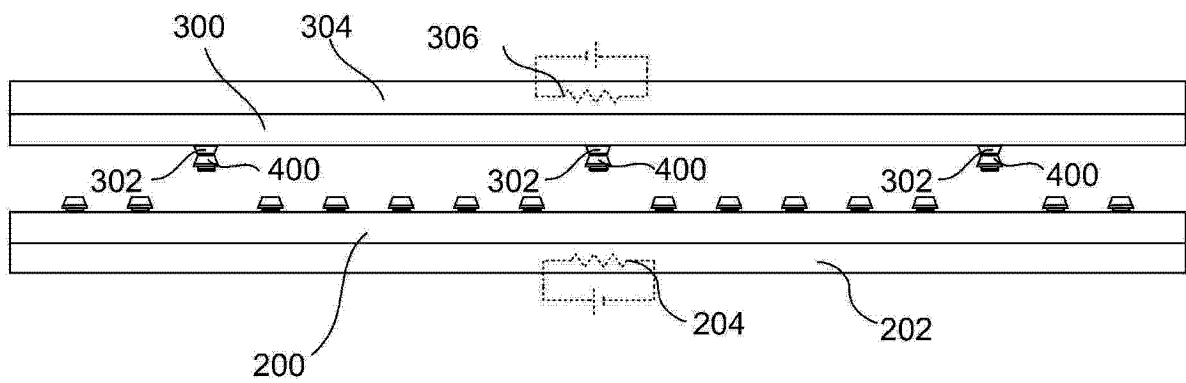


图 4C

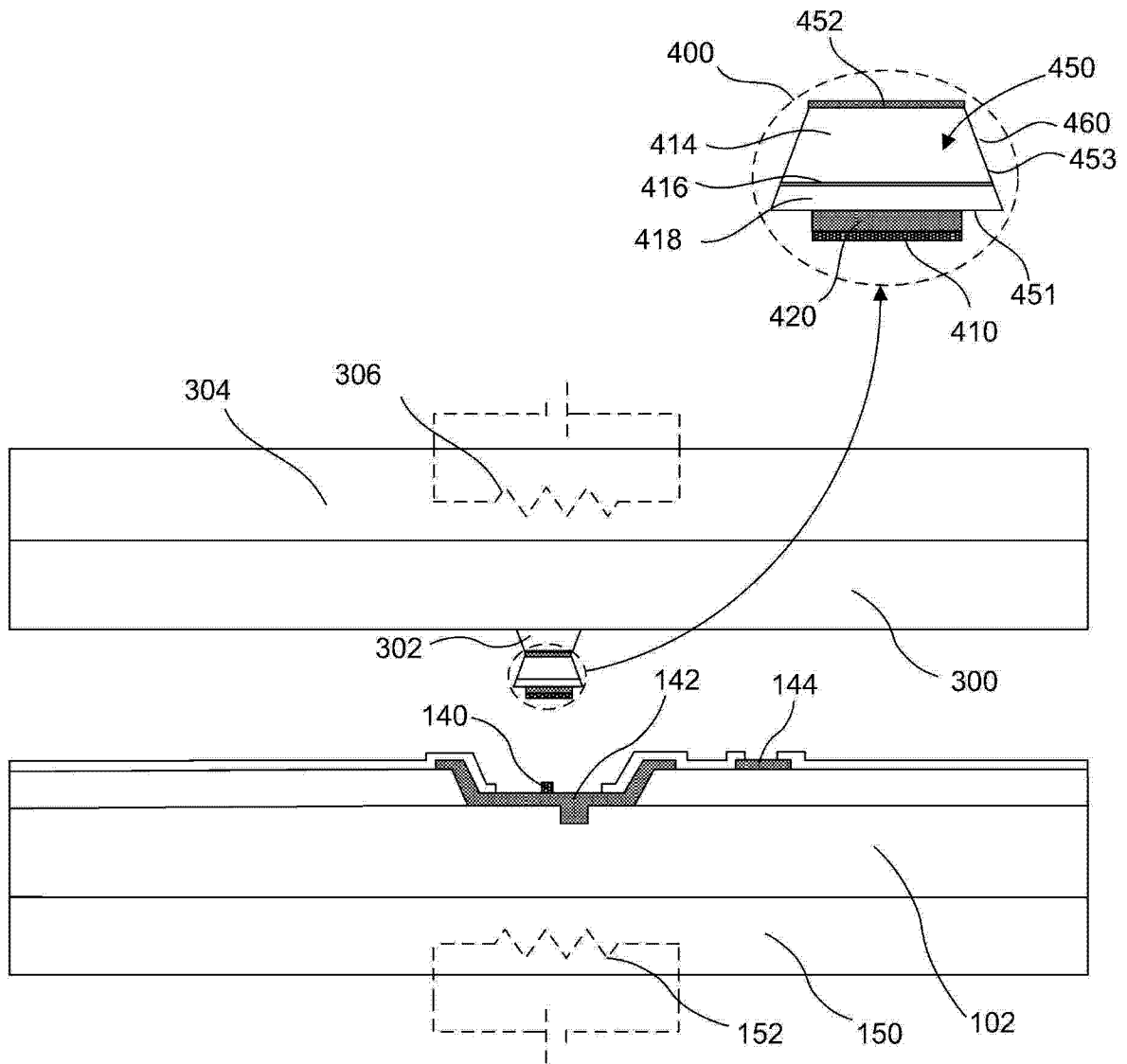


图 4D

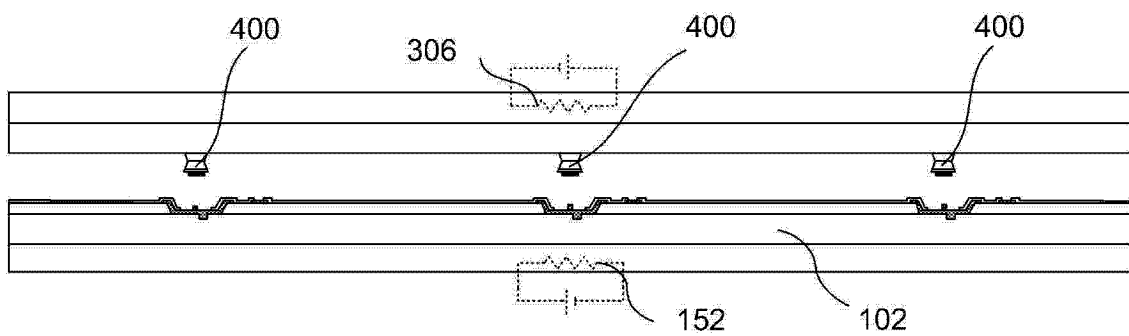


图 4E

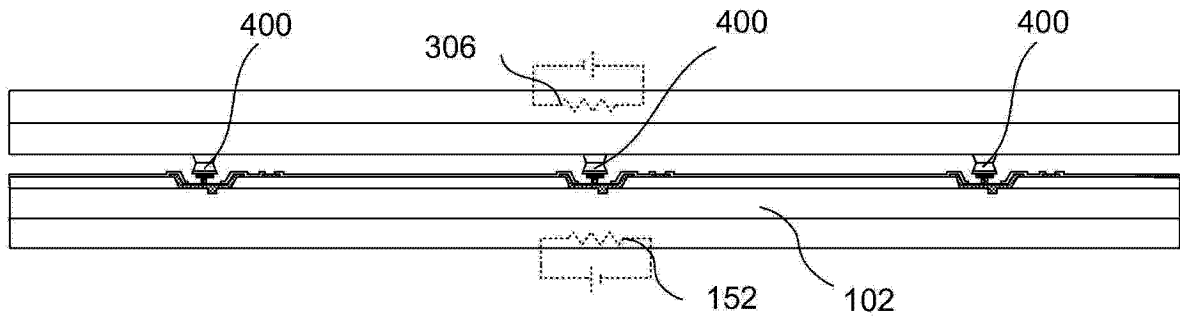


图 4F

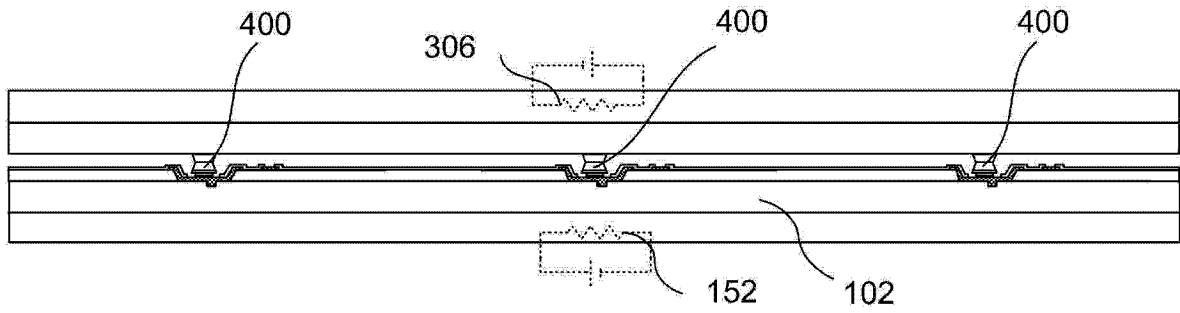


图 4G

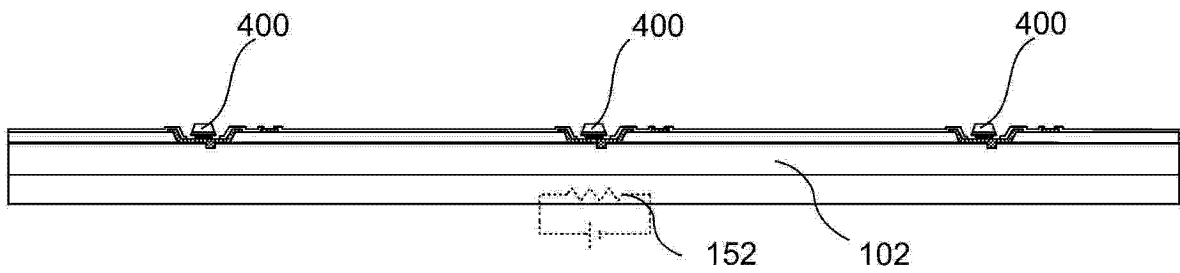


图 4H

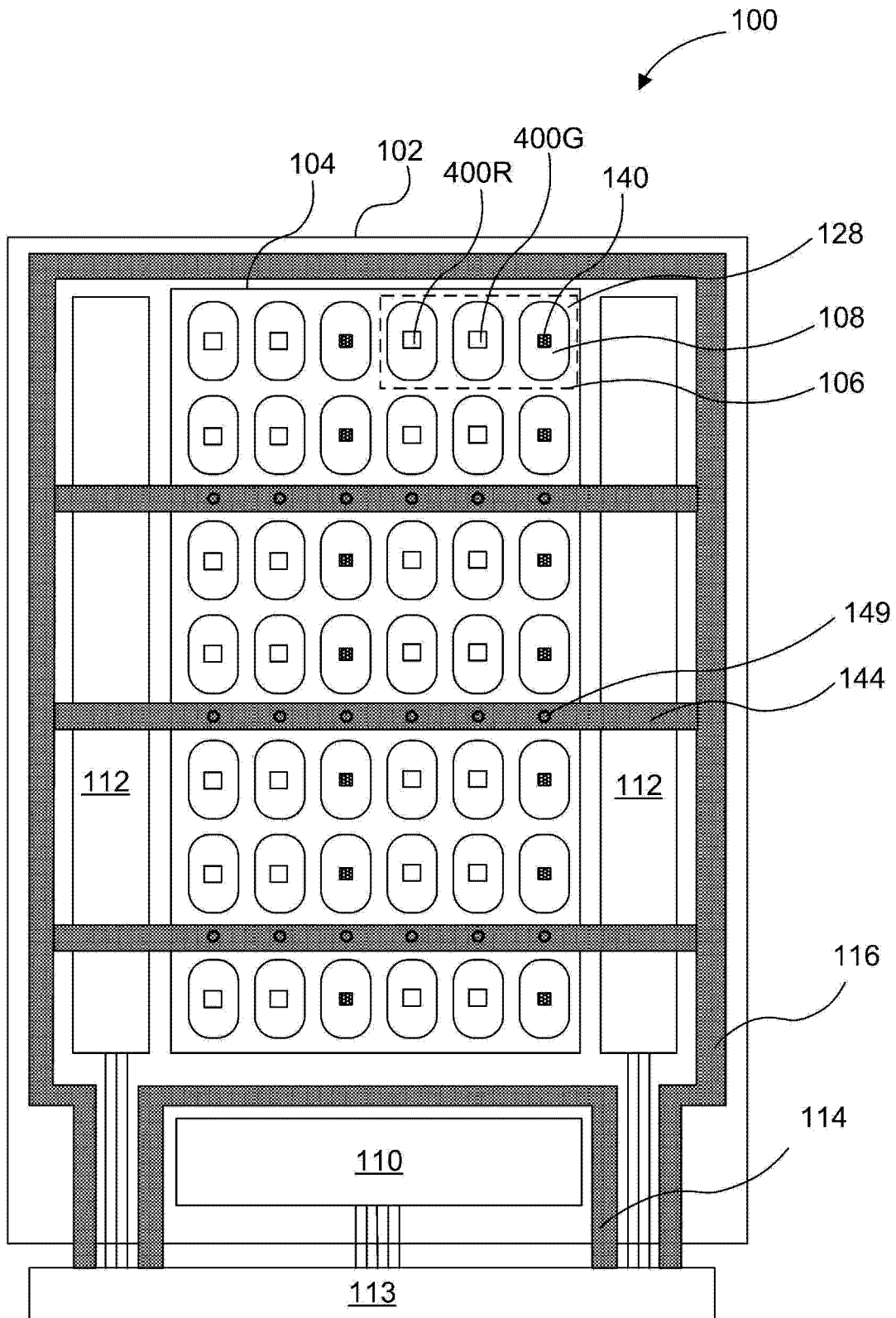


图 5B

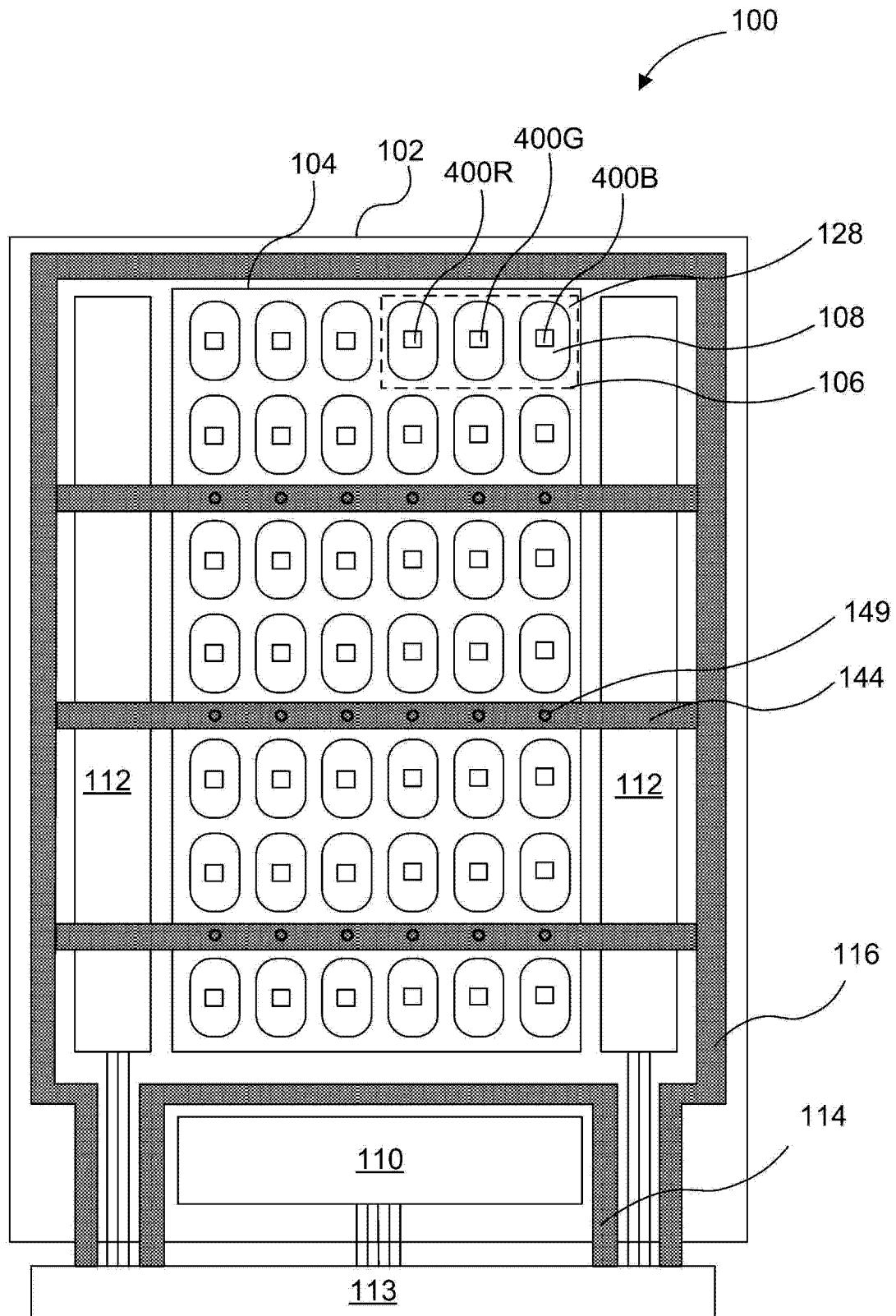


图 5C

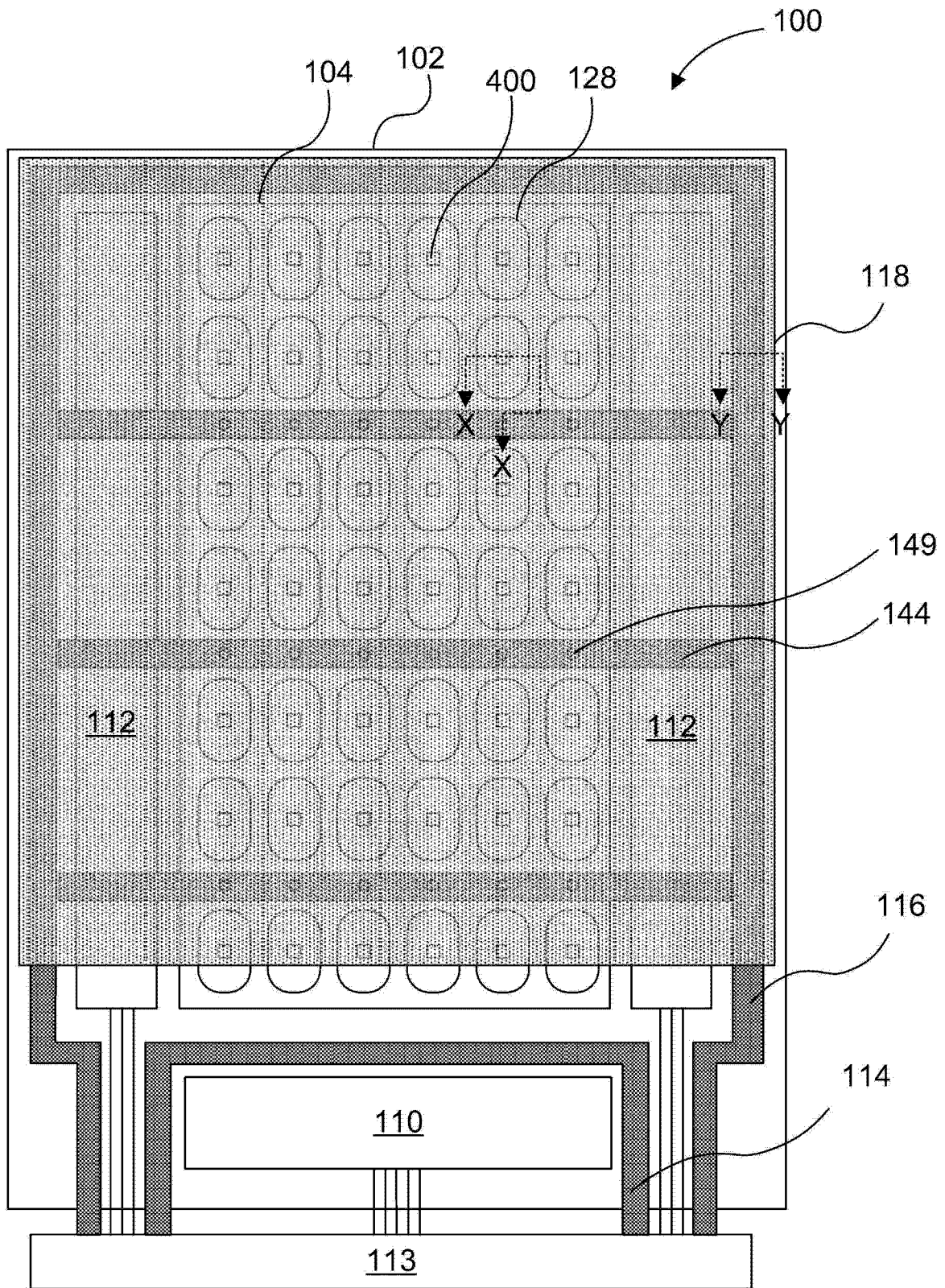


图 6A

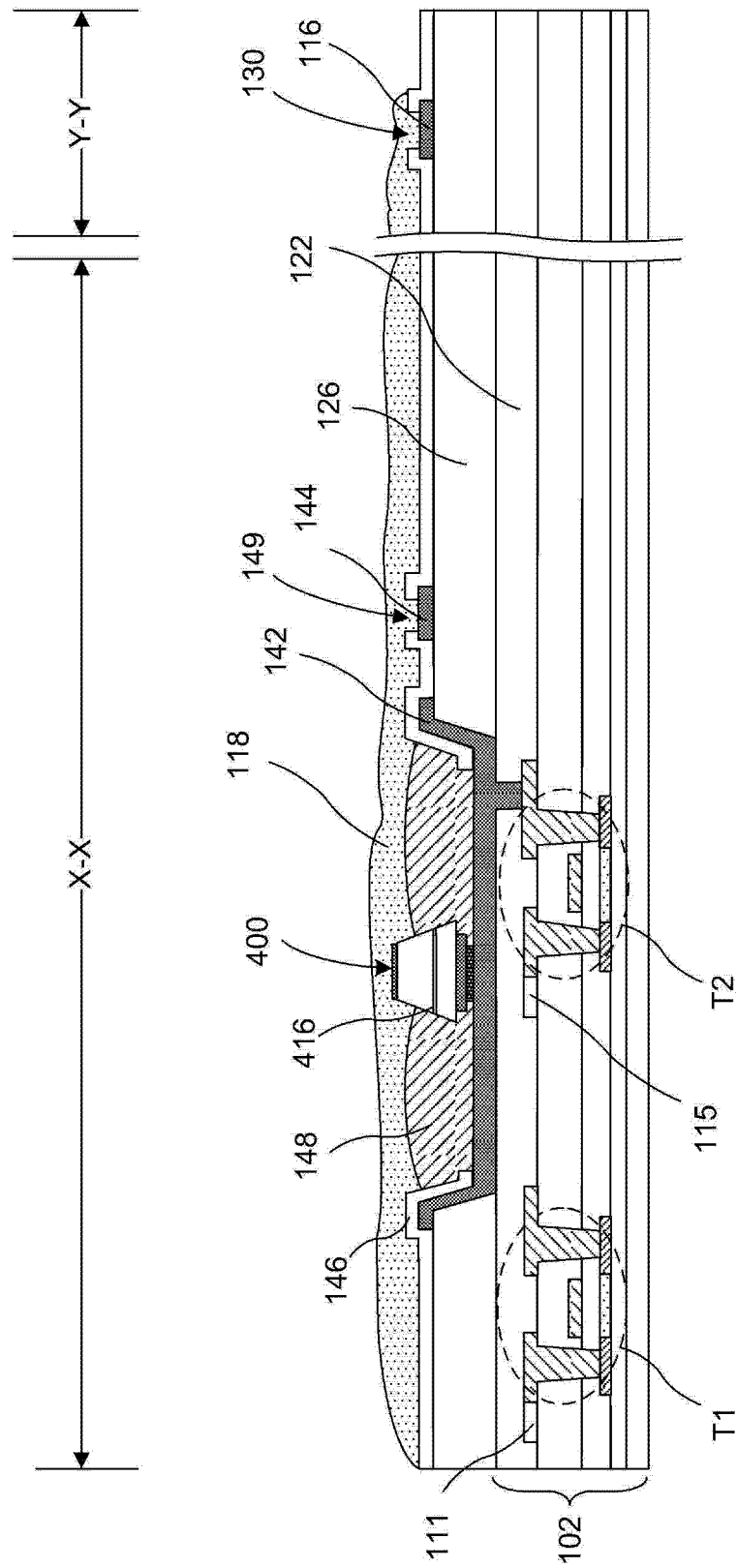


图 6B

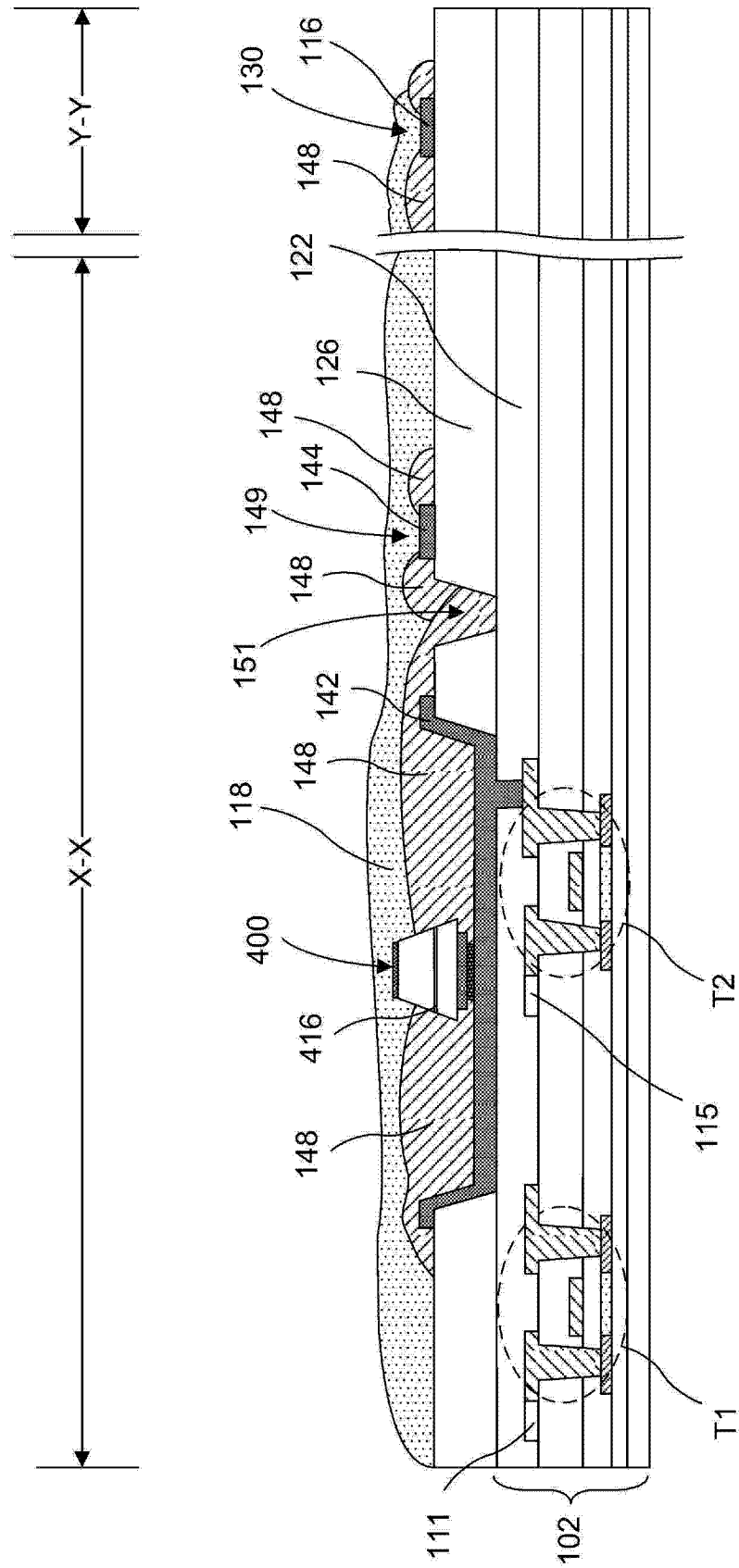


图 6C

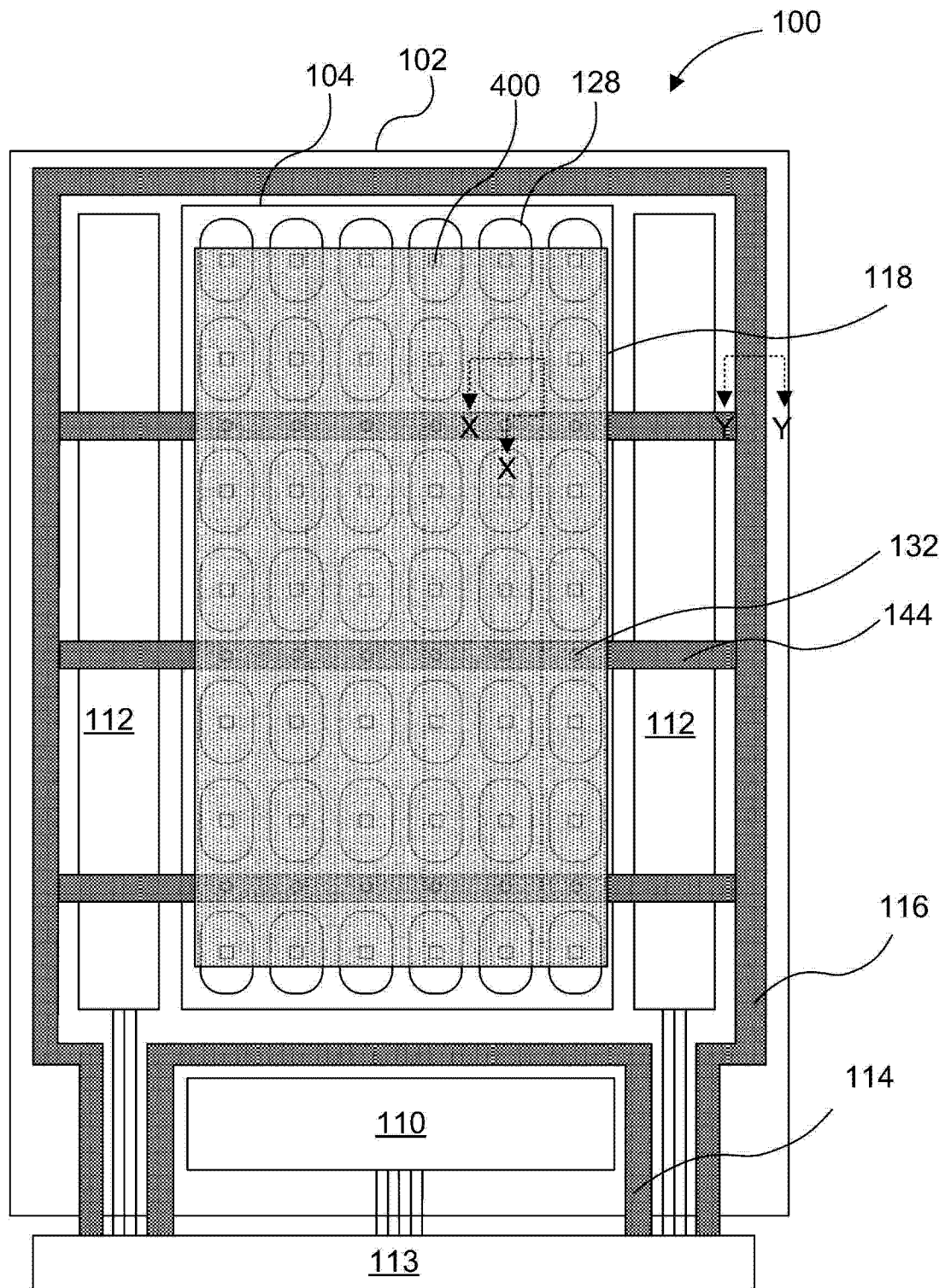


图 7A

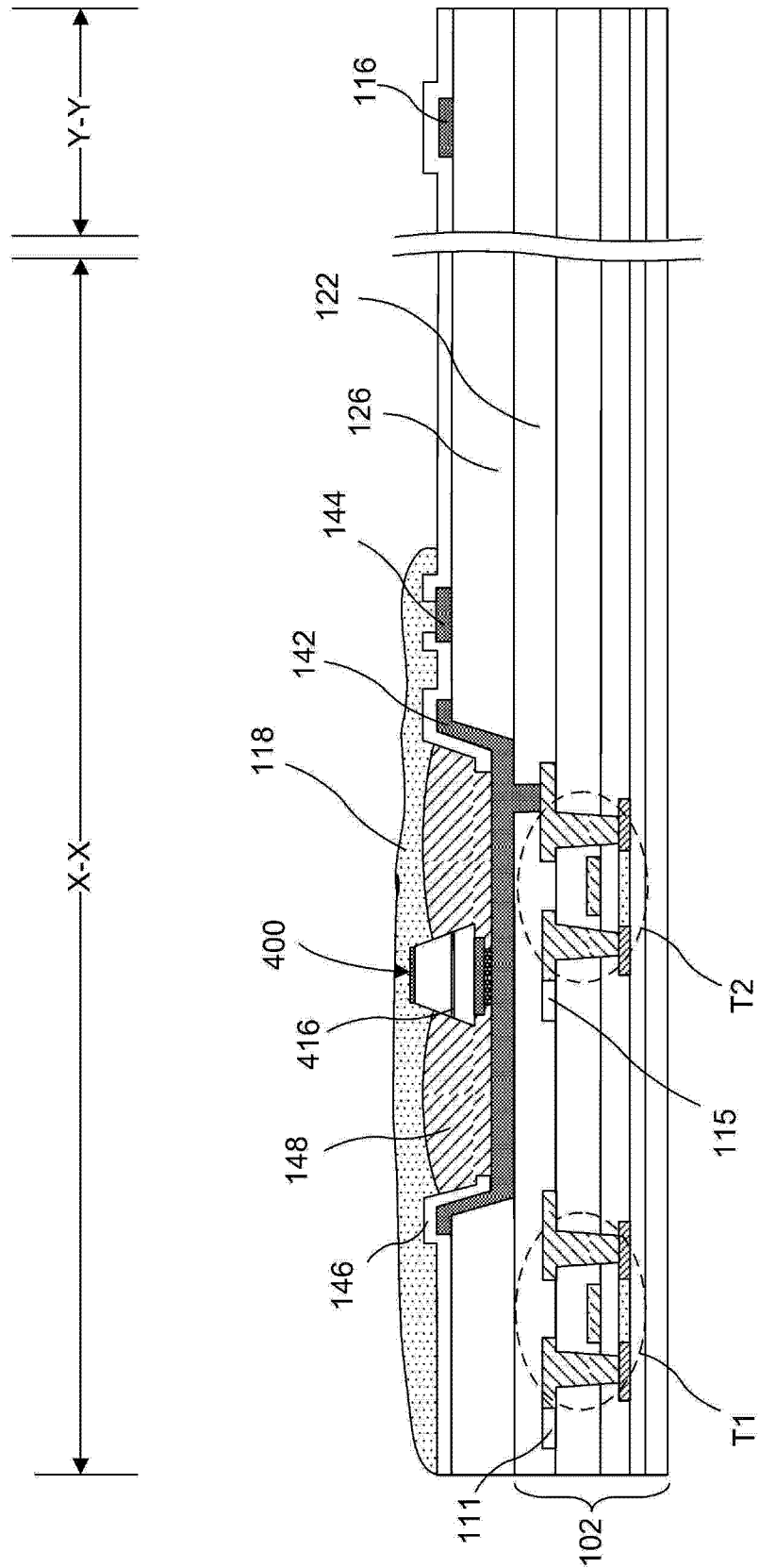


图 7B

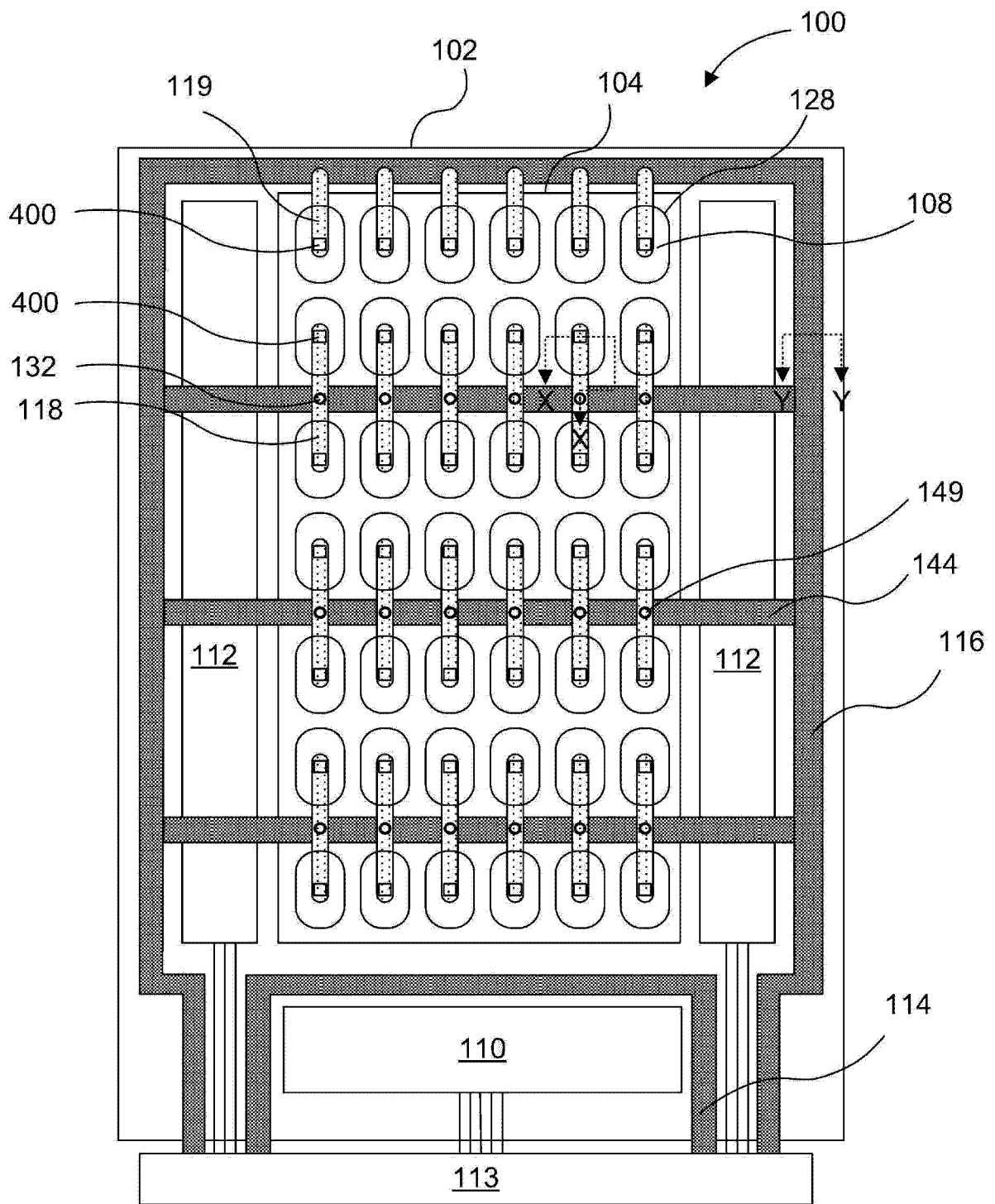


图 8A

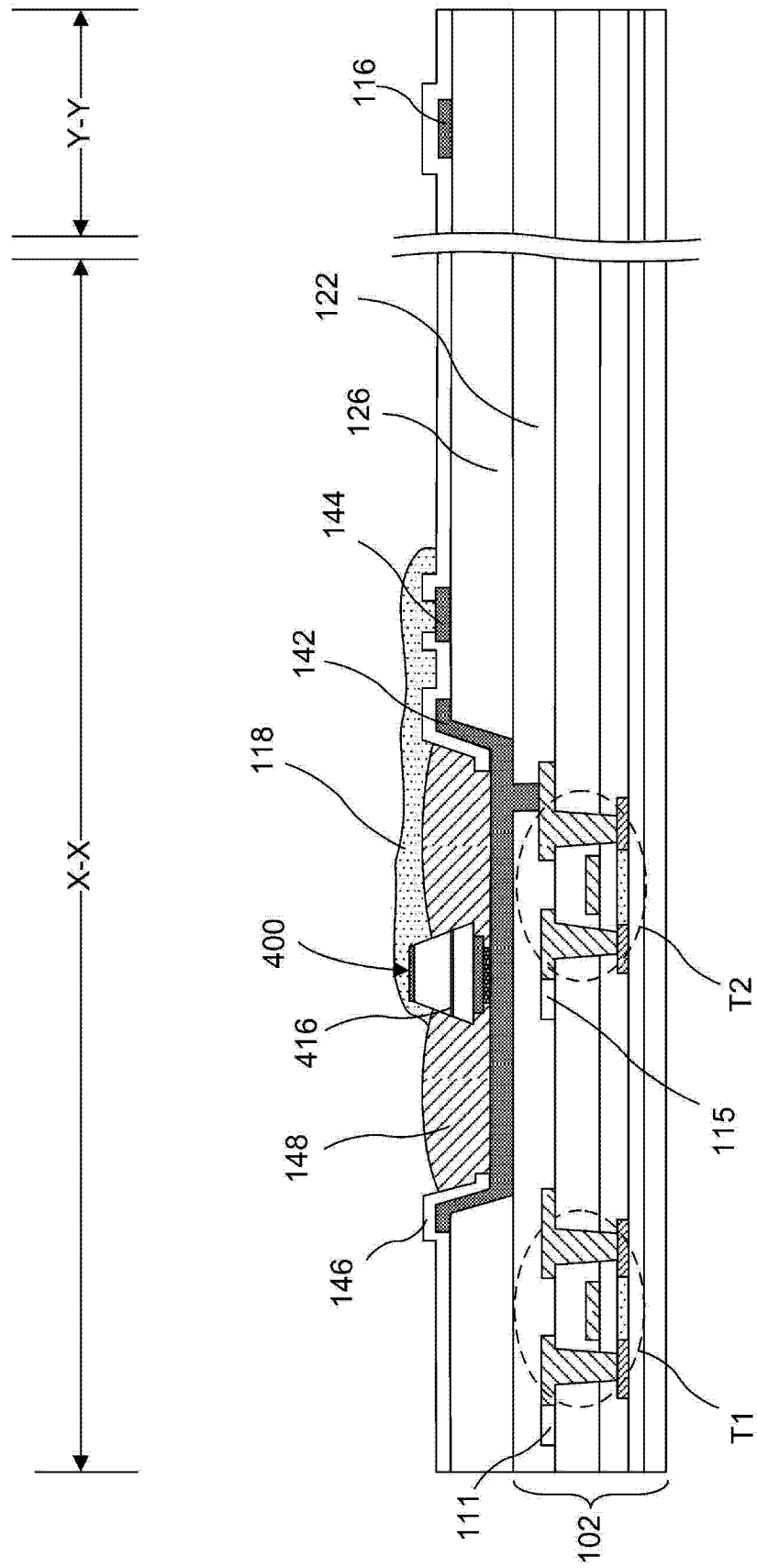


图 8B

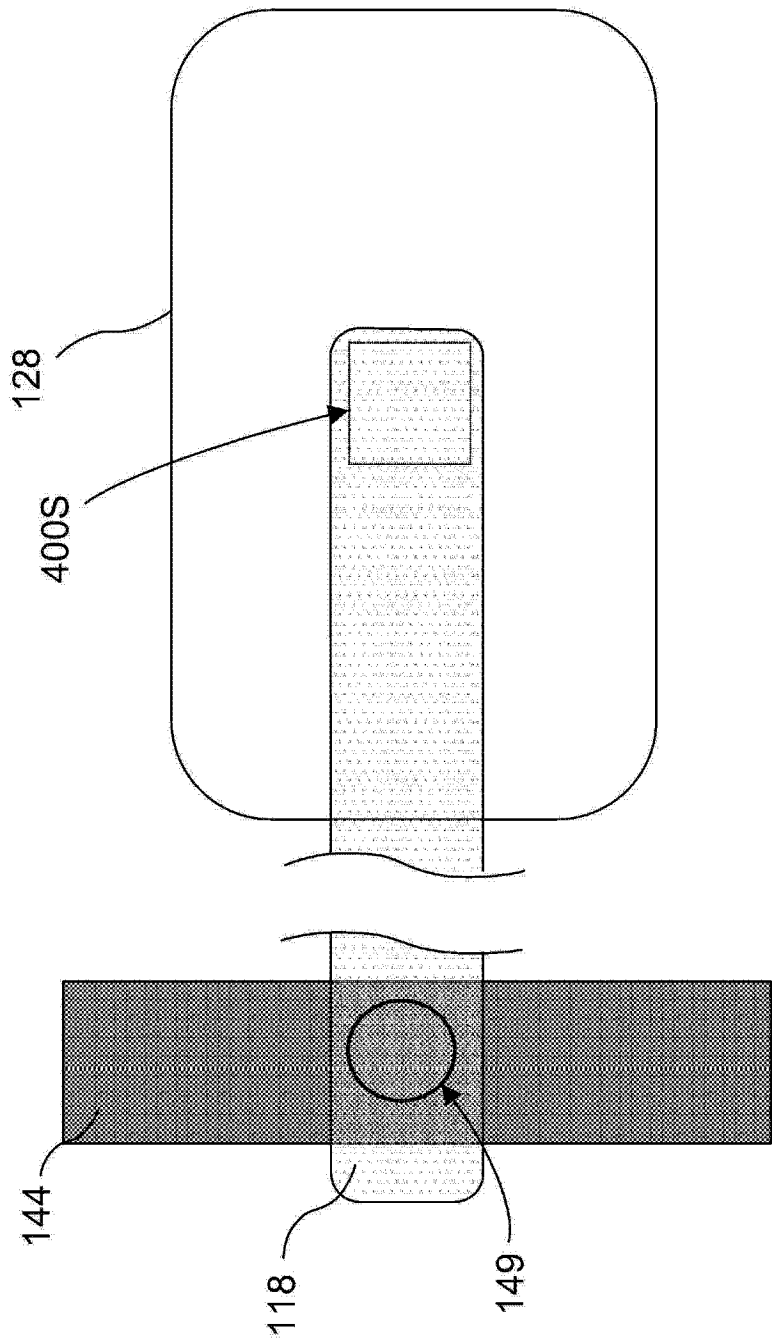


图 8C

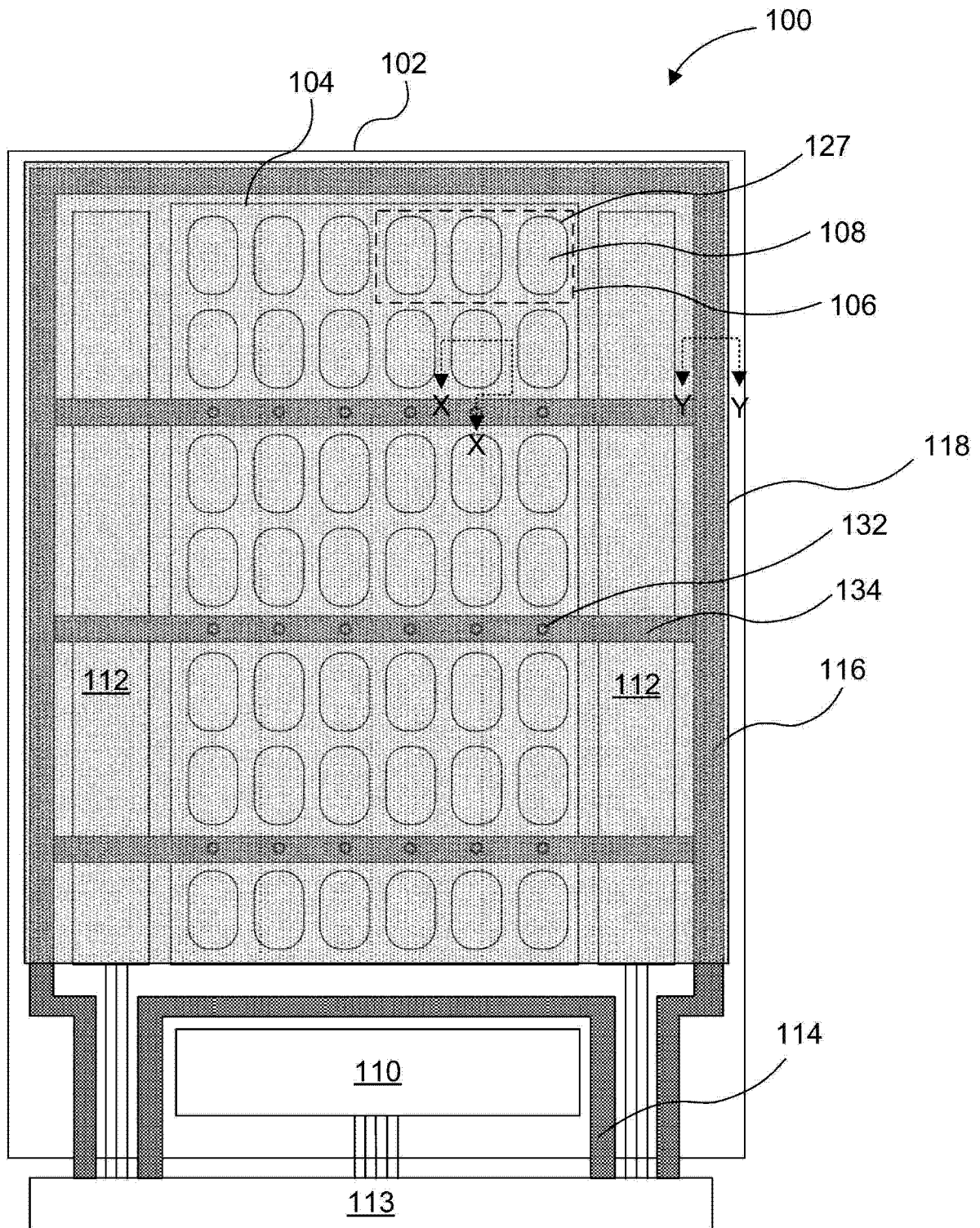


图 9A

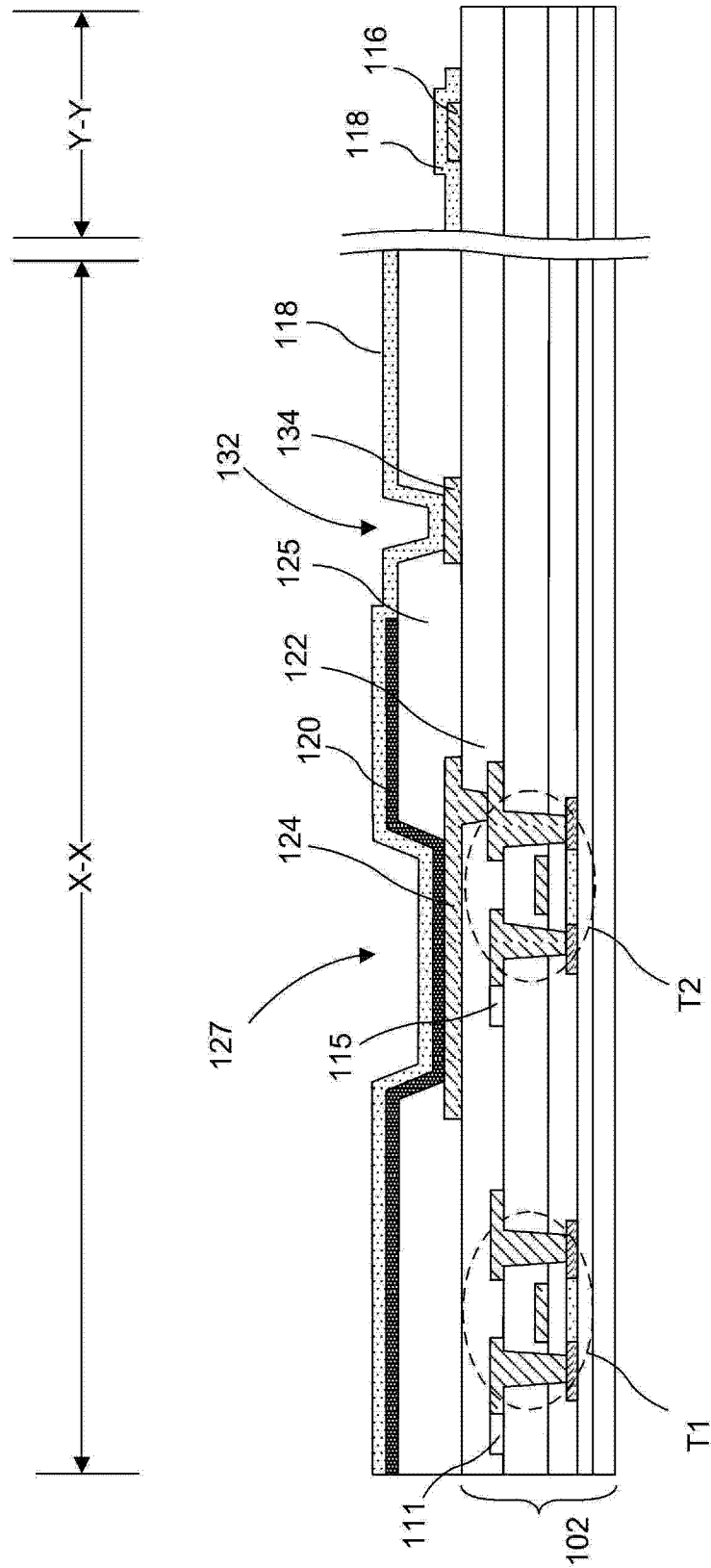


图 9B

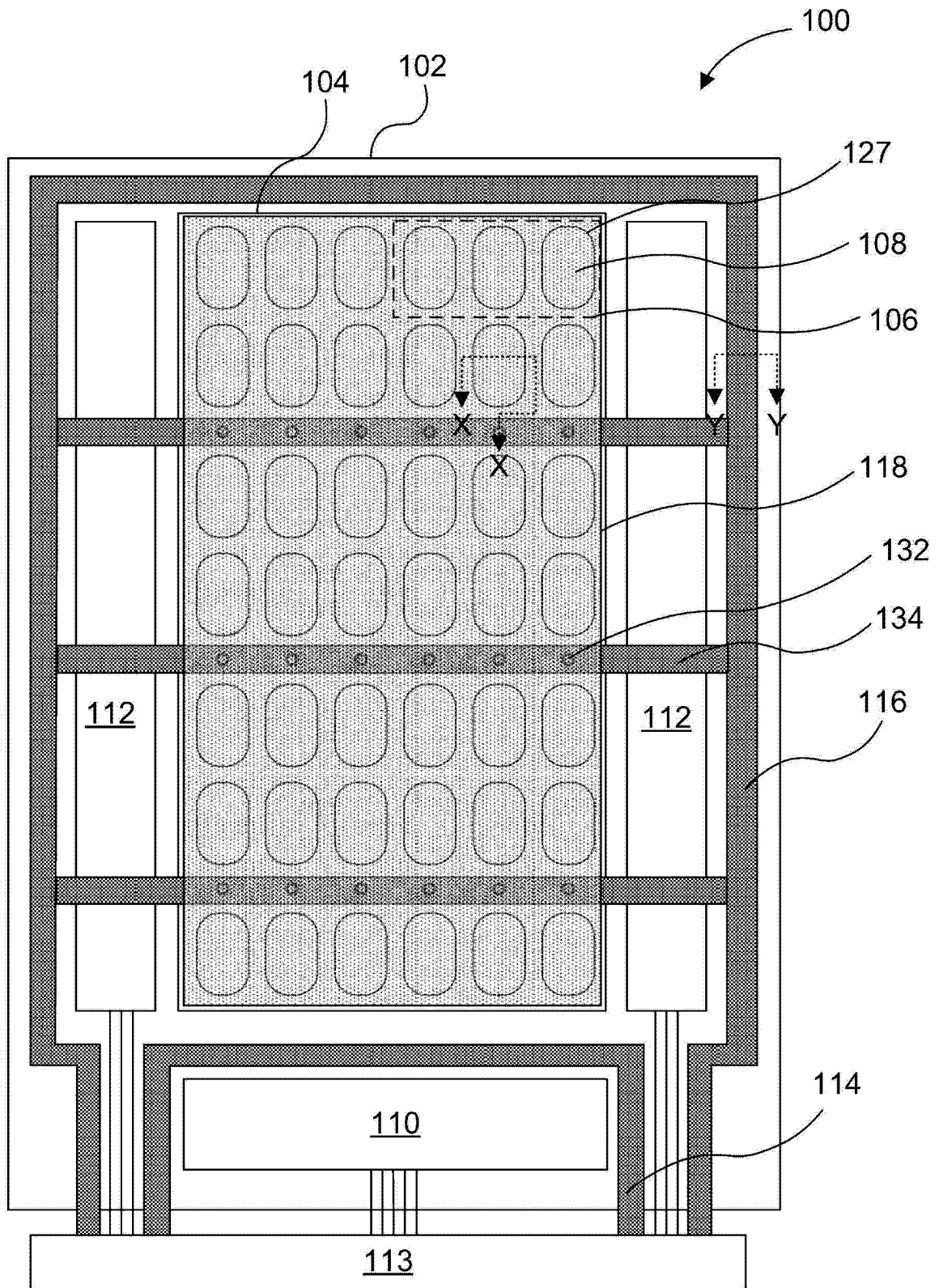


图 9C

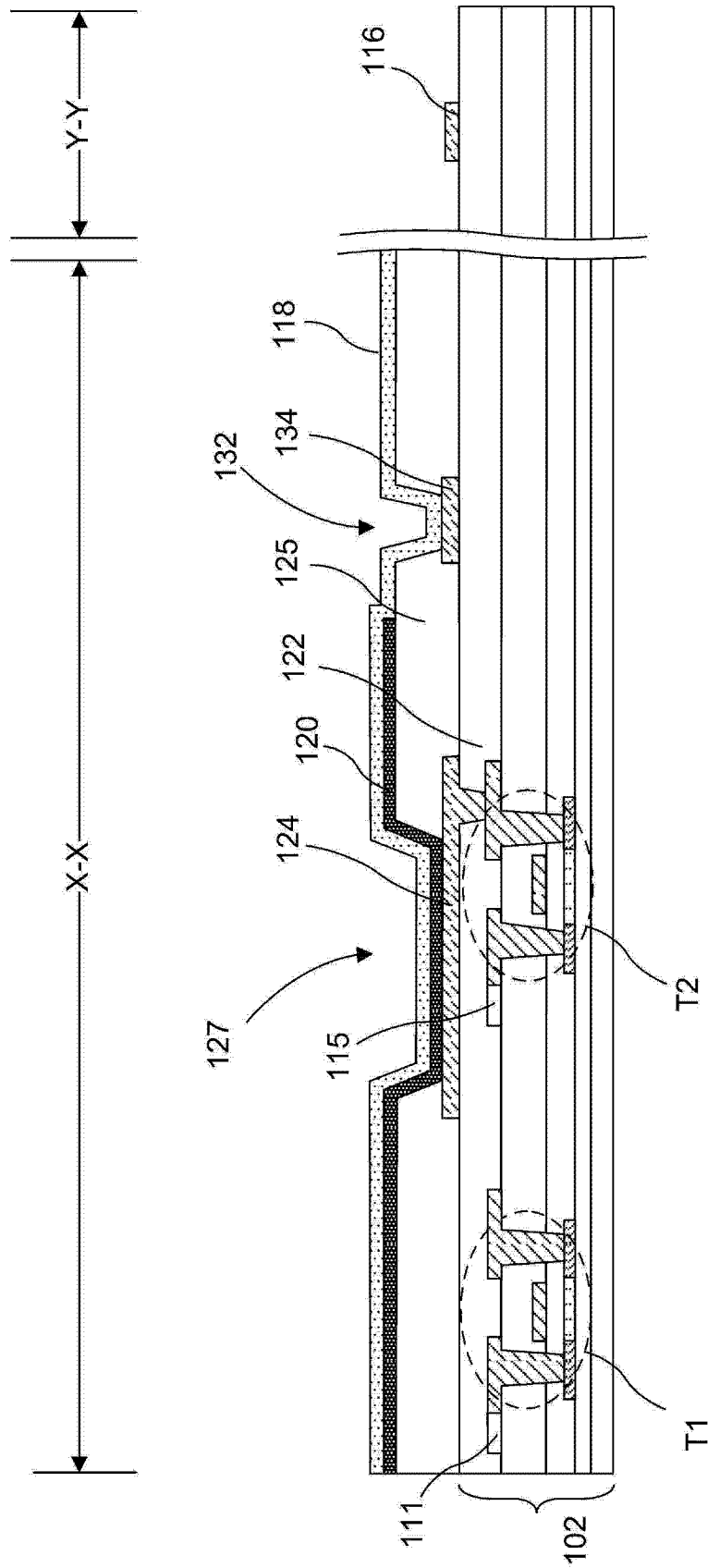


图 9D

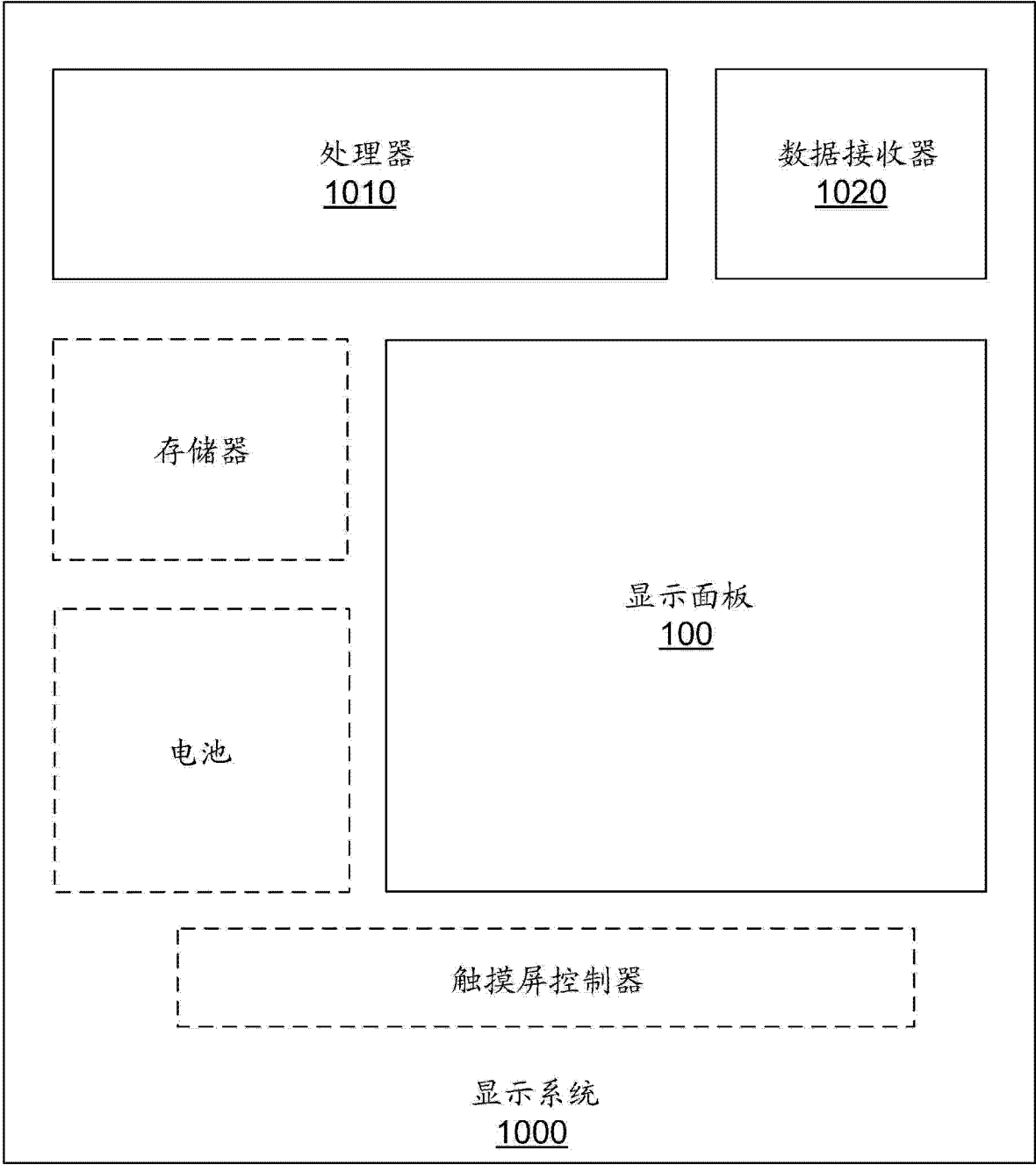


图 10

专利名称(译)	具有接地联结线的有源矩阵显示面板		
公开(公告)号	CN104871231A	公开(公告)日	2015-08-26
申请号	CN201380064372.4	申请日	2013-12-03
[标]申请(专利权)人(译)	勒克斯维科技公司		
申请(专利权)人(译)	勒克斯维科技公司		
当前申请(专利权)人(译)	勒克斯维科技公司		
[标]发明人	KV萨卡里亚 A比布尔 胡馨华		
发明人	K·V·萨卡里亚 A·比布尔 胡馨华		
IPC分类号	G09F9/30		
CPC分类号	H01L25/0753 H01L2924/0002 H01L33/20 H01L27/156 H01L24/95 H01L33/42 G09G3/32 H01L27/124 H01L33/62 H01L2924/12041 H01L2924/12042 H01L2924/12044 H01L2924/00		
代理人(译)	王茂华		
优先权	13/710443 2012-12-10 US 13/842793 2013-03-15 US		
其他公开文献	CN104871231B		
外部链接	Espacenet SIPO		

摘要(译)

本发明描述了一种显示面板和一种形成该显示面板的方法。该显示面板可包括具有像素区域和非像素区域的薄膜晶体管衬底。该显示区域包括隔堤开口阵列和该隔堤开口阵列内的底部电极阵列。接地线位于非像素区域中，并且接地联结线阵列在像素区域中的隔堤开口之间延伸并电连接到非像素区域中的接地线。

